

К145ИК18

К145ИК18 принадлежат к разряду специализированных однокристалльных микро-ЭВМ, «поведение» которых однозначно определяется хранимой в ПЗУ программой. Между главной программой и микрокомандами образован уровень синхропрограмм, которые обрабатывают информацию в микросхеме с привязкой к временным интервалам, вырабатываемым счетчиком тактов. Главная программа хранится в ПЗУ команд. Управляющие сигналы, обеспечивающие выполнение элементарных действий над обрабатываемой информацией, находятся в ПЗУ микрокоманд.

Характерной особенностью микросхемы является наличие программно-аппаратных средств, обеспечивающих функции универсального микроконтроллера с пространственно-временной адаптацией к параметрам внешних устройств.

Использование выходов разной кратности счетчика тактов позволяет строить различные системы временной адресации, в которых обеспечивается синхронизация потоков управляющей и обрабатываемой информации. Такая структура микросхемы позволяет хорошо адаптироваться к внешним устройствам по формату команд и временным характеристикам.

Микросхема является базовой для семейства микроконтроллеров. Взаимодействие между собой во времени функциональных узлов и блоков БИС К145ИК18 определяется конкретно для каждого из вариантов исполнения микросхемы. Получение на ее основе микросхем различного функционального назначения осуществляется в процессе изготовления за счет замены одного из фотошаблонов, содержащего соответствующие связи в ПЗУ.

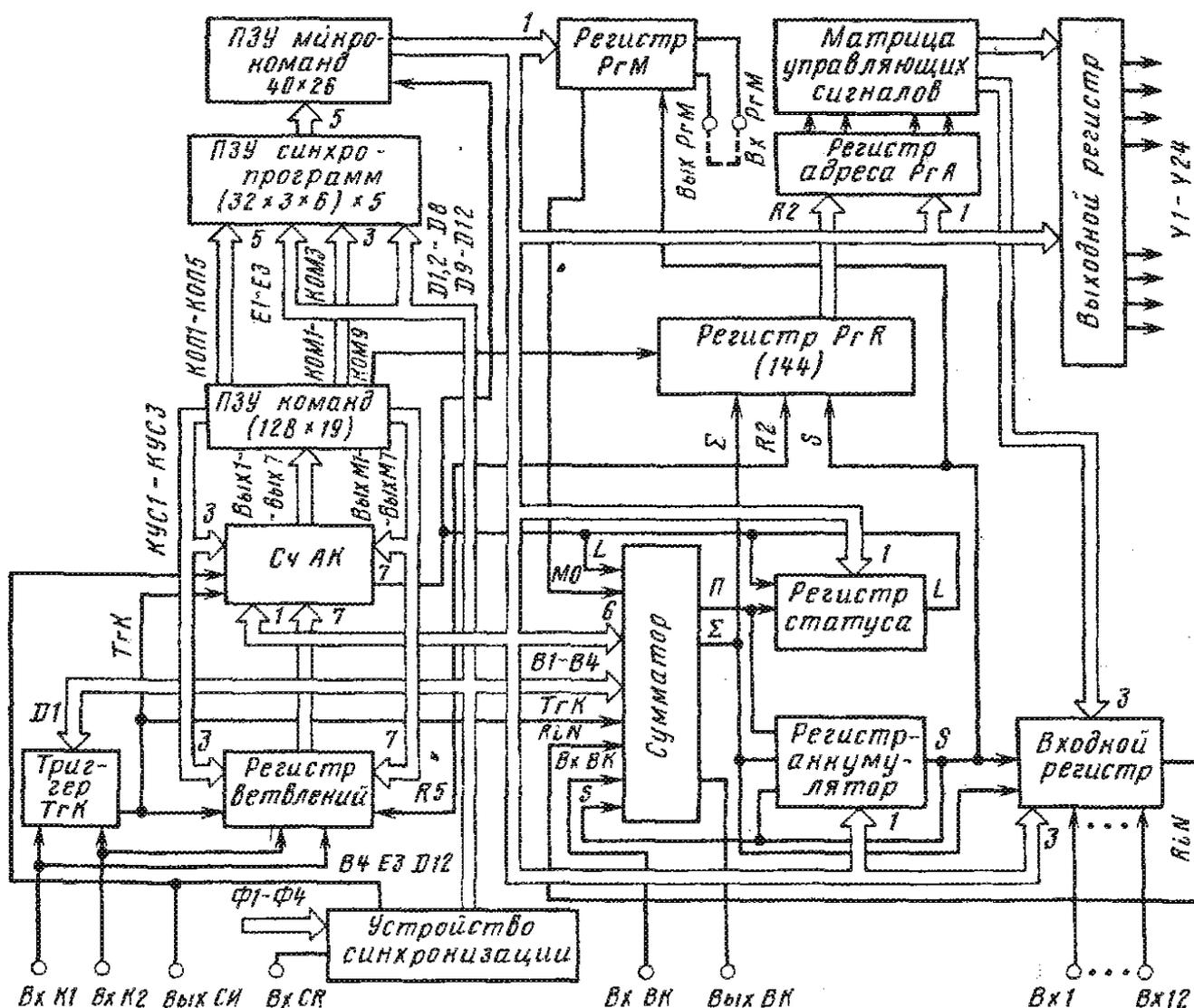
Электрические параметры

Номинальное напряжение питания	27 В
Ток потребления динамический	< 2 мА
Напряжение низкого уровня тактовых сигналов	25,6...28,4 В
Напряжение высокого уровня тактовых сигналов	0...0,5 В
Входное напряжение низкого уровня	8,5...28,4 В
Входное напряжение высокого уровня	0...2,0 В
Выходное напряжение низкого уровня на выходах SYN, RG, ORG, GN	> 9,5 В
COR1-COR4, COS1-COS8, CO1-CO8	> 25 В
Выходное напряжение высокого уровня на выходах SYN, RG, ORG, GN	< 2,0 В
COR1-COR4, COS1-COS8, CO1-CO8	< 1,0 В
Период следования тактовых импульсов на входах	5...14 мкс
Длительность импульсов тактовых сигналов на входах U_{C1}, U_{C3}	> 0
U_{C2}, U_{C4}	> 1,8 мкс
Сопротивление нагрузки для выходов SYN, RG, ORG, GN	> 1000 кОм
COR1-COR4, COS1-COS8, CO1-CO8	> 27 кОм

Предельно допустимые режимы эксплуатации

Напряжение питания	25,6...28,4 В
Максимальное отрицательное напряжение на выводах	-30 В
Максимальный ток, втекающий по общему выводу при положительных напряжениях на остальных выводах	1 мА
Мощность рассеяния	250 мВт

Структурная схема



Структурная схема БИС содержит: устройство управления (УУ); операционное устройство (ОУ) и устройство синхронизации (УС).

Устройство управления состоит из триггера клавиатуры ТгК, регистра ветвлений, счетчика адреса команд Сч АК, ПЗУ команд, ПЗУ синхропрограмм 32x6x3x5 бит (блоки по 32 5-битовых слова, адресуемые 18-ю вариантами (6x3) комбинаций составляющих временного адреса Е, и Д), ПЗУ микрокоманд (40 26-битовых слов). Триггер ТгК формирует признак нажатой клавиши, а регистр ветвлений обеспечивает необходимые переходы (ветвления) путем изменения состояния Сч АК. Управляется регистр ветвления от клавиатуры регистра РгR или от ПЗУ команд. Состояние Сч АК задается с клавиатуры через регистр ветвлений, от ПЗУ команд программно или от регистра статуса.

Постоянное запоминающее устройство команд имеет объем 128 девятнадцатиразрядных слов, содержащих адресное поле, поле кода условного ветвления (КУС), кода выполняемых команд (КОП), кода модификации синхропрограммы (КОМ). Поле адреса совместно с кодом модификации синхропрограммы определяет часть адреса кода команды ПЗУ синхропрограмм. Вторая часть адреса для ПЗУ синхропрограмм определяется устройством синхронизации. Коды команд из ПЗУ синхропрограмм поступают на ПЗУ микрокоманд синхронно с перемещением информации в ОЗУ, а ПЗУ микрокоманд выдает управляющие сигналы (микрокоманды), которые обеспечивают выполнение требуемых действий.

Операционное устройство состоит из входного регистра, сумматора, регистра статуса (L), регистра аккумулятора (S), оперативных регистров памяти (РгМ и РгR) емкостью 1x4 и 3x4 бит, регистра адреса (РгА), матрицы управляющих сигналов, выходного регистра. Операционное устройство предназначено для хранения

исходной информации, обработки ее и формирования выходных управляющих сигналов $Y1 — Y24$ для внешних объектов.

В микросхемах дополнительными программно-аппаратными средствами организован блок ввода/вывода, который содержит:

входы, устанавливающие соответствующие разряды регистра адреса PgA , бит T регистра статуса - признак включения клавиши, а также управляющие программным ветвлением. Эти входы стробируются временным сигналом синхронизатора $B4$:

порты ввода (три 4-битовых регистра);

порты вывода (шесть 4-битовых регистров).

Управление портами выполняется с помощью шифратора адресов данных матричного типа размером 9×16 бит.

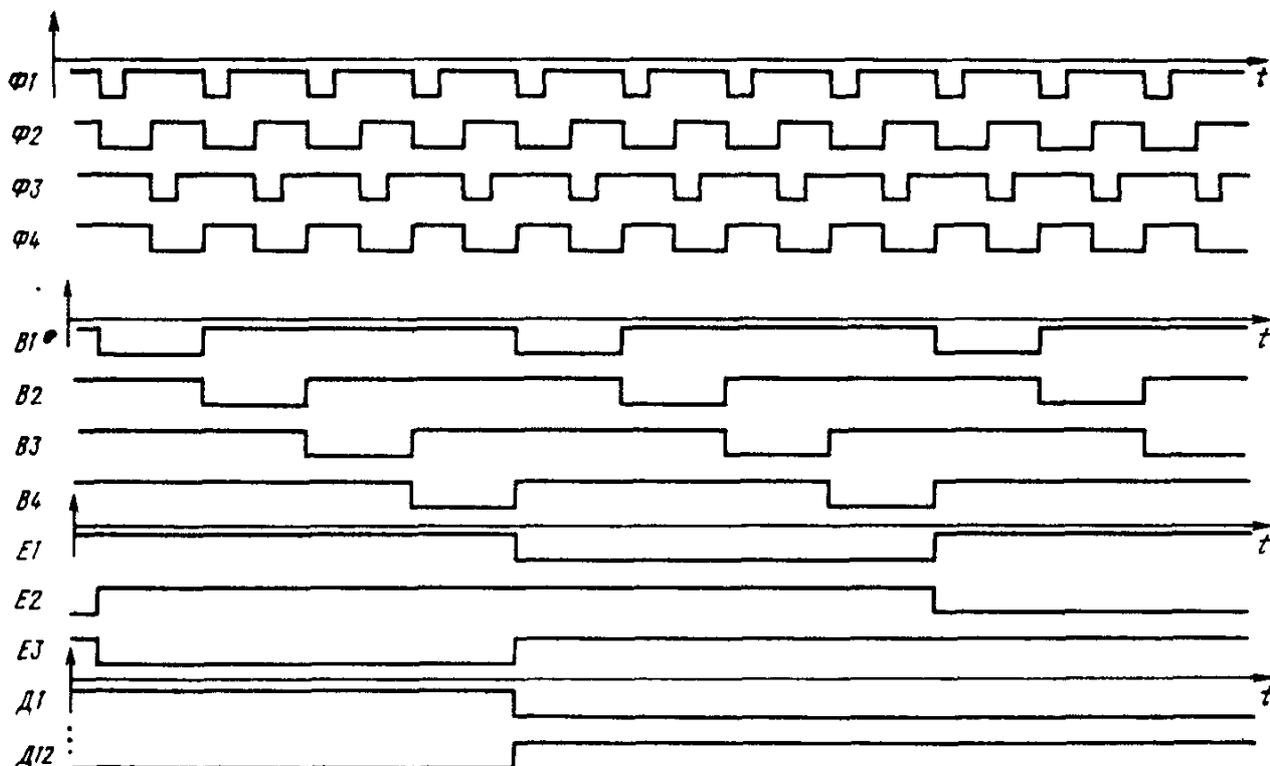
Оперативное запоминающее устройство структурно представляет собой два автономных динамических сдвиговых регистра (PgM и PgR) емкостью 36 4-битовых слов, с программно перестраиваемой разрядностью.

Сумматор совместно с регистрами L и S предназначен для оперативной обработки информационных слов. Регистр статуса L , кроме функции триггера переноса 1 в старшую тетраду, задает $УУ$ дополнительный параметр, расширяя тем самым гибкость в выборе методов адресации.

Наличие входного регистра и входа BK позволяет расширить входную логику сумматора с предварительным запоминанием и обработкой входной информации.

Регистр адреса PgA и матрица управляющих сигналов предназначены для считывания информации из оперативного регистра PgR и преобразования ее в коды входных управляющих сигналов, подаваемых на входной и выходной регистры.

Устройство синхронизации состоит из кольцевых последовательных счетчиков $СтВ$, $СтР$, $СтД$. Устройство синхронизации предназначено для формирования временных интервалов $B1 — B4$, $E1 — E3$, $D1 — D12$ и временной привязки к ним (синхронизации) всех процессов по анализу и обработке информации. Устройство синхронизации представляет собой три последовательных кольцевых счетчика, построенных на основе динамических сдвиговых регистров.



Синхронизирующие импульсы B_i , E_j , D_k формируются на базе тактовых импульсов, которые вырабатываются генератором четырех фазовых сигналов ($\Phi 1 — \Phi 4$). Период работы генератора фаз определяет временной интервал B_i обработки и пересылки одного двоичного разряда информационного слова.

Временной интервал E_j соответствует длительности обработки или пересылки четырех двоичных разрядов информационного слова-тетрады, т. е. $E_j = B1 + B2 + B3 + B4$. Такие временные интервалы удобны и для обработки информации в двоично-десятичном представлении. Число временных интервалов E_j выбрано исходя из

среднего числа микрокоманд, необходимых для завершения обработки одной тетрады операнда. Например, для работы с операндами с десятичной коррекцией достаточно три интервала $E_j(E1—E3)$.

Совокупность интервалов E , образует временной интервал D_k . Число временных интервалов D_k может определяться разрядностью операндов и формой их представления. При обработке данных и режиме с плавающей запятой для 8-разрядной двоично-десятичной мантииссы со знаком и 2-разрядного порядка со знаком необходимо иметь 12 временных интервалов D_k .

Более крупные элементы временной шкалы или старшие разряды временной адресации могут быть построены программистом системного математического обеспечения.

Тактирование микросхемы осуществляет внутренний 4-фазный генератор. Встроенный синхронизатор микросхемы имеет период работы, равный 2^6 периодам работы тактового генератора.

Циркуляция информации в ОЗУ соответствует циклу работы синхронизатора. Это позволяет разработать математическое обеспечение отсчета различных временных интервалов с использованием стандартного кварцевого резонатора с частотой 2^{15} Гц.

Вход СИ предназначен для подачи внешнего синхронизирующего импульса в случае необходимости синхронизации работы от внешних устройств.

При эксплуатации микросхем необходимо применять методы защиты их от воздействия статического электричества. Допустимое значение статического потенциала, воздействующего на любой из выводов микросхемы, не более 30,0 В.

Замену микросхем при ремонте аппаратуры, установку их в контактные приспособления и извлечение из этих приспособлений следует производить при отсутствии напряжений на выводах. Подключение любых электрических цепей ко всем незадействованным выводам запрещается.

Микросхемы в блоках аппаратуры, предназначенной для работы в условиях повышенной влажности, необходимо покрывать двумя слоями влагозащитного лака УР-231 или ЭП-730. Температура сушки лака не более 55° С.