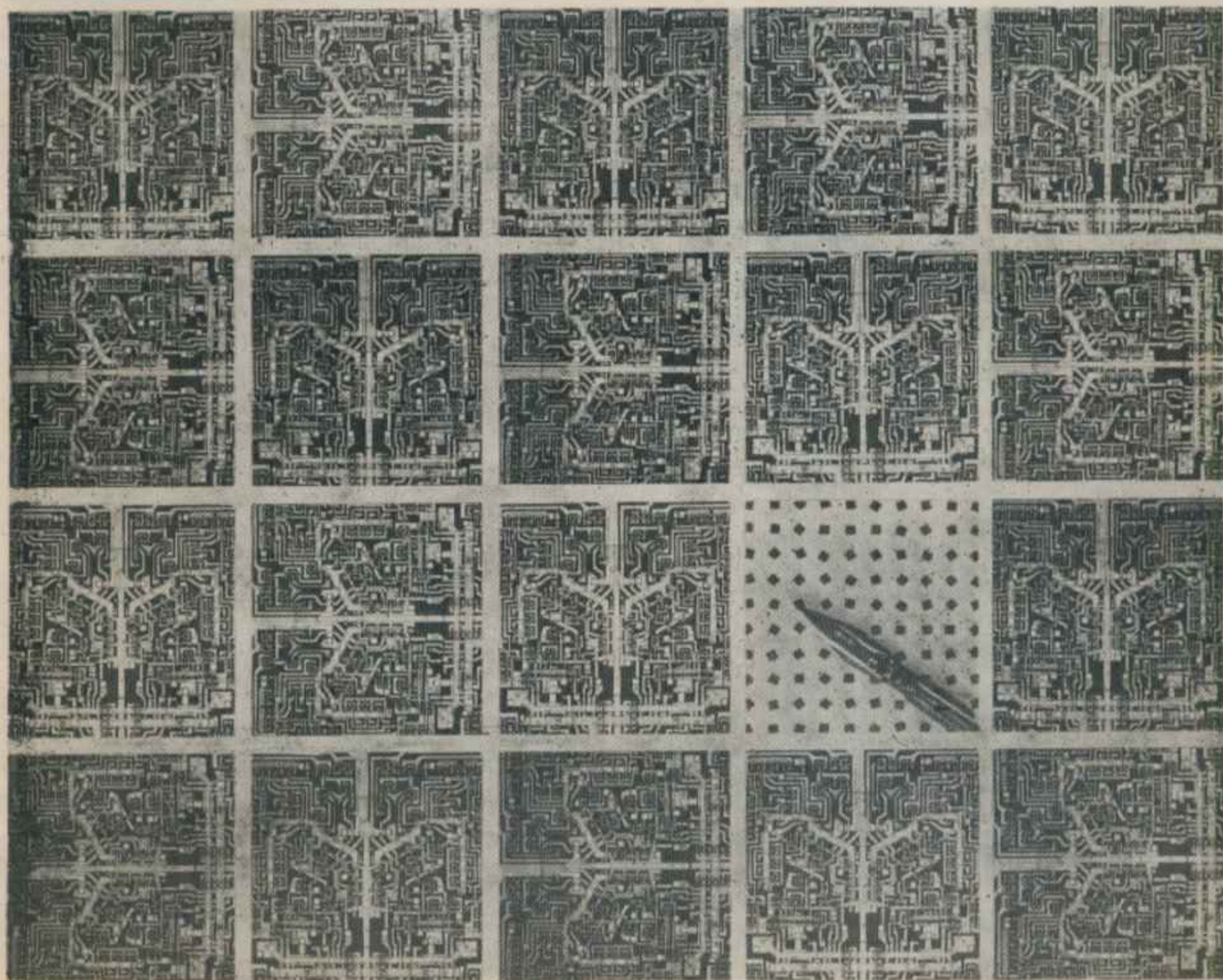




ТТА
МИКРОСХЕМЫ СЕРИИ
705





ТТА
МИКРОСХЕМЫ СЕРИИ
705

НАЗНАЧЕНИЕ И ОПРЕДЕЛЕНИЕ

Интегральные полупроводниковые бескорпусные микросхемы типа ТТА серии 705 предназначены для построения гибридных микросхем, применяемых в логических устройствах вычислительной техники, автоматики и измерительной техники.

Функциональный состав микросхем серии 705 является достаточно полным и позволяет строить гибридные логические микросхемы любой сложности.

КОНСТРУКТИВНЫЕ ХАРАКТЕРИСТИКИ

Микросхемы серии 705 изготавливаются в бескорпусном исполнении со столбиковыми выступами. Габаритные размеры кристаллов и нумерация выводов (столбиковых выступов) микросхем показаны на рис. 1.

Максимальное количество выводов на одном кристалле — 16.

Все микросхемы данной серии изготавливаются на кристаллах размером $1,8 \times 1,8$ мм.

Таблица 1

Обозначение типа микросхем	Функциональное назначение	Номер рисунка
705ЛБ1	Четыре логических элемента 2И-НЕ	2
705ЛБ2	Три логических элемента 3И-НЕ	3
705ЛБ3	Два логических элемента 4И-НЕ	4
705ЛР4	Логический элемент 3-3И-2ИЛИ-НЕ и логический элемент 2-2И-2ИЛИ-НЕ	5
705ЛР2	Логический элемент 4-4И-2ИЛИ-НЕ	6
705ЛР3	Логический элемент 2-2-3-3И-4ИЛИ-НЕ	7
705ЛБ4	Логический элемент 8И-НЕ	8
705ТВ1	J-K триггер	9
705ИЛ1	Два полусумматора	10
705ЛР5	Логический элемент 2-3-4И-4ИЛИ-НЕ	11
705ЛР1	Два объединенных логических элемента 2-2-2-2И-4ИЛИ-НЕ	12
705СП1	Схема управления	13
705ТР1	Два R-S триггера	14

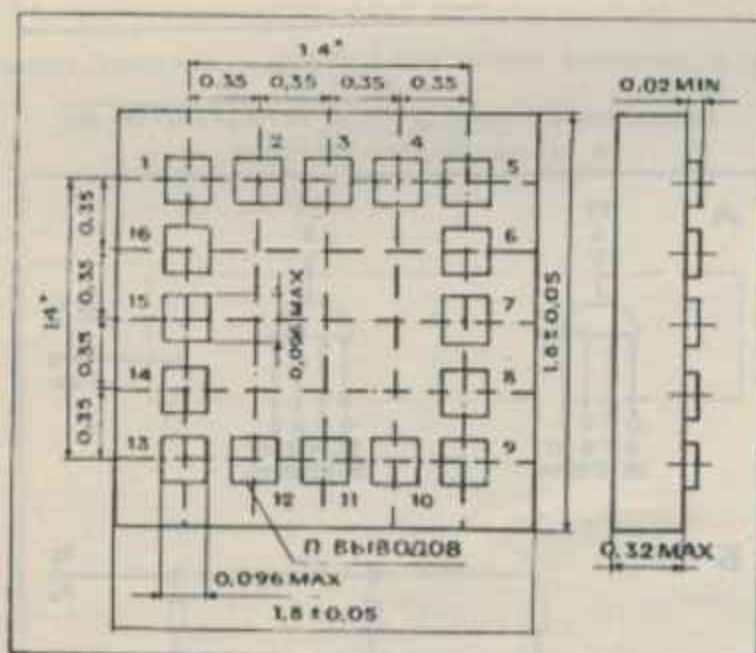


Рис. 1. Габаритные размеры кристалла и нумерация выводов микросхемы

ОБОЗНАЧЕНИЕ, ТИПЫ

Функциональное назначение логических элементов приведено в табл. 1. Функциональные и принципиальные электрические схемы представлены на рис. 2—14.

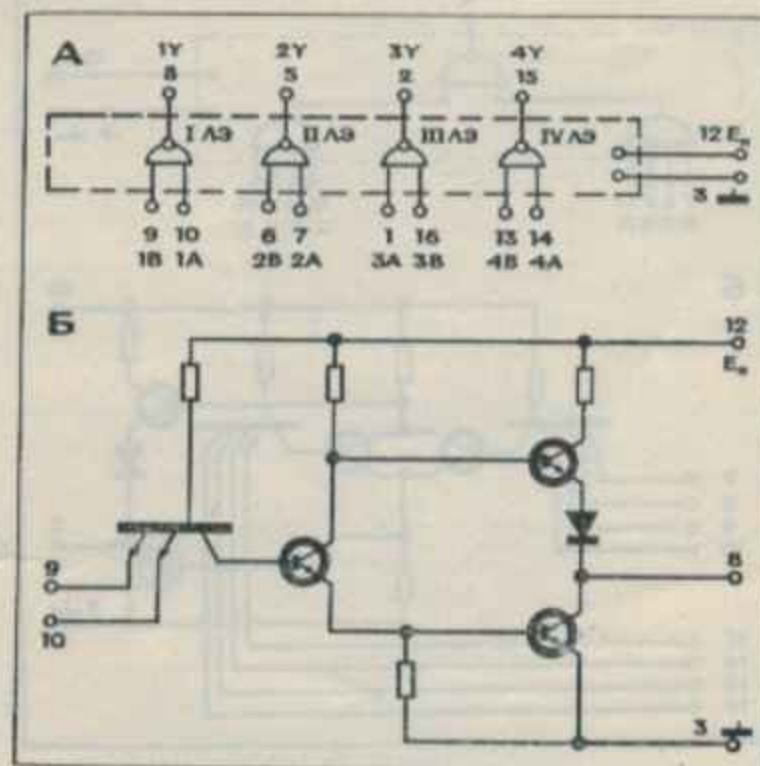


Рис. 2. Четыре логических элемента 2И-НЕ 705ЛБ1 (положительная логика $y = A \cdot B$)



ТТЛ
МИКРОСХЕМЫ СЕРИИ
705

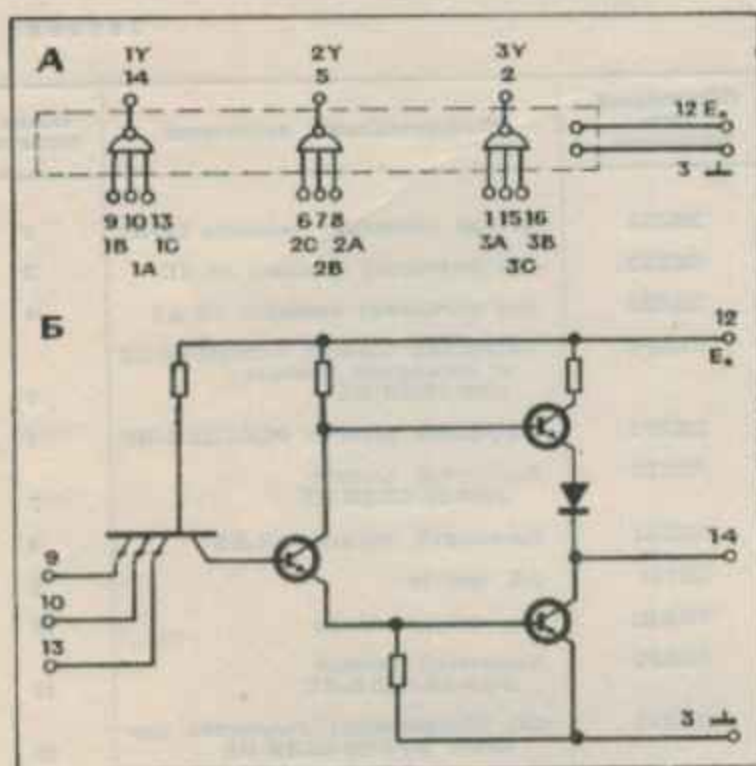


Рис. 3. Три логических элемента 3Н-1Н
(положительная логика $y = \overline{A \cdot B \cdot C}$) 705ЛБ2

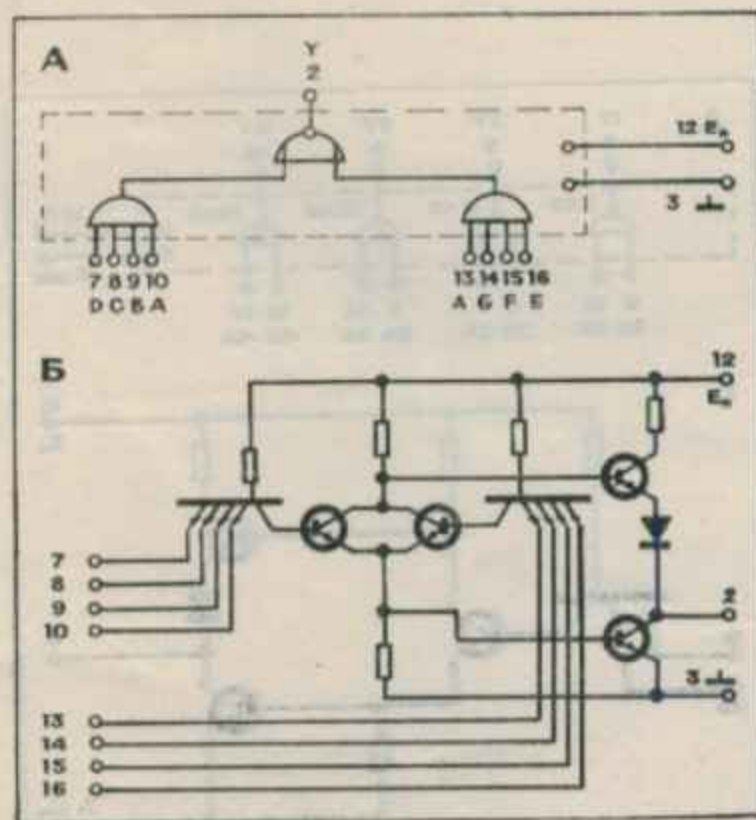


Рис. 4. Логический элемент 4Н-2Н
(положительная логика $y = \overline{A \cdot B \cdot C \cdot D} + \overline{E \cdot F \cdot G \cdot H}$) 705ЛР2

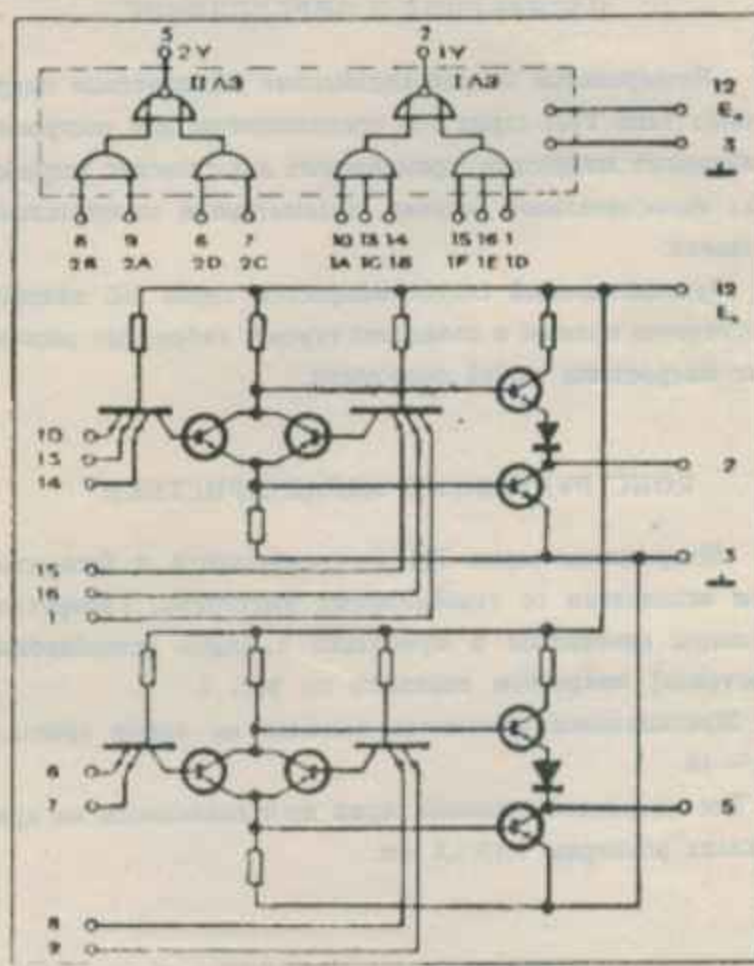


Рис. 5. Логический элемент 3Н-2Н и логический элемент 2Н-2Н

(положительная логика $1y = \overline{(A \cdot B \cdot C) + (E \cdot F \cdot D)}$
и $2y = \overline{(A \cdot B) + (C \cdot D)}$) 705ЛР4

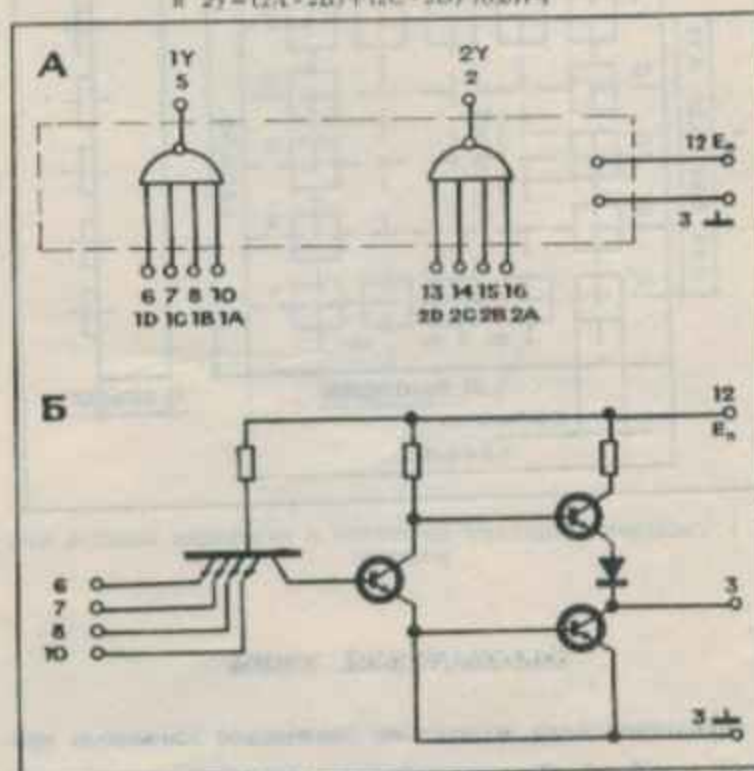


Рис. 6. Для логического элемента 4Н-1Н
(положительная логика $y = \overline{A \cdot B \cdot C \cdot D}$) 705ЛБ3



ТТЛ
МИКРОСХЕМЫ СЕРИИ
705

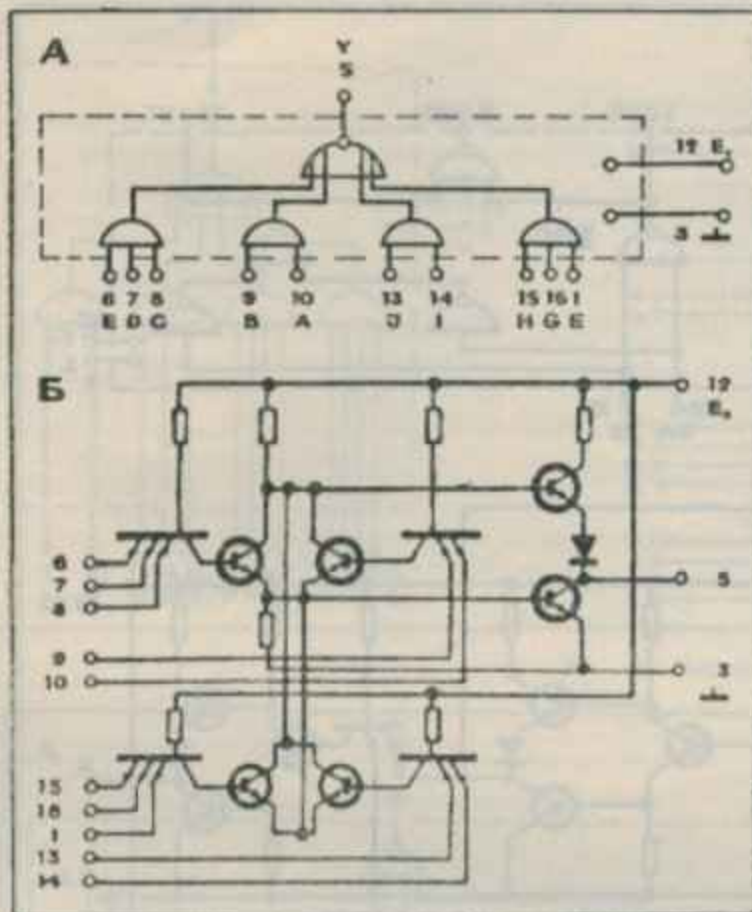


Рис. 7. Логический элемент 2-2-3-3Н-ИЛИ-НЕ
(положительная логика $y = (A \cdot B) + (C \cdot D \cdot E) + (F \cdot G \cdot H) + (I \cdot J)$)
705ЛР3

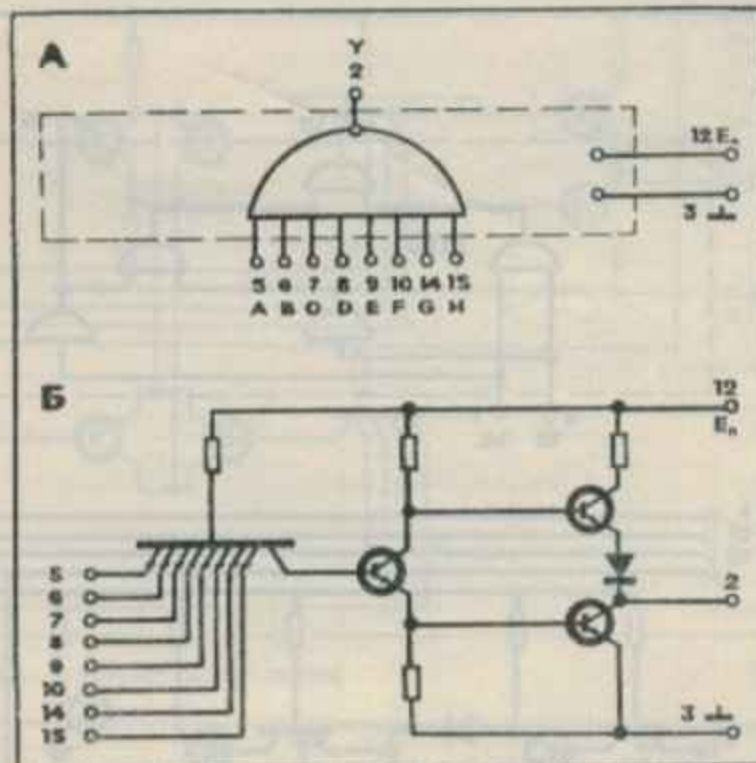


Рис. 8. Логический элемент 8Н-НЕ
(положительная логика $y = A \cdot B \cdot C \cdot D \cdot E \cdot F \cdot G \cdot H$)
705ЛБ4

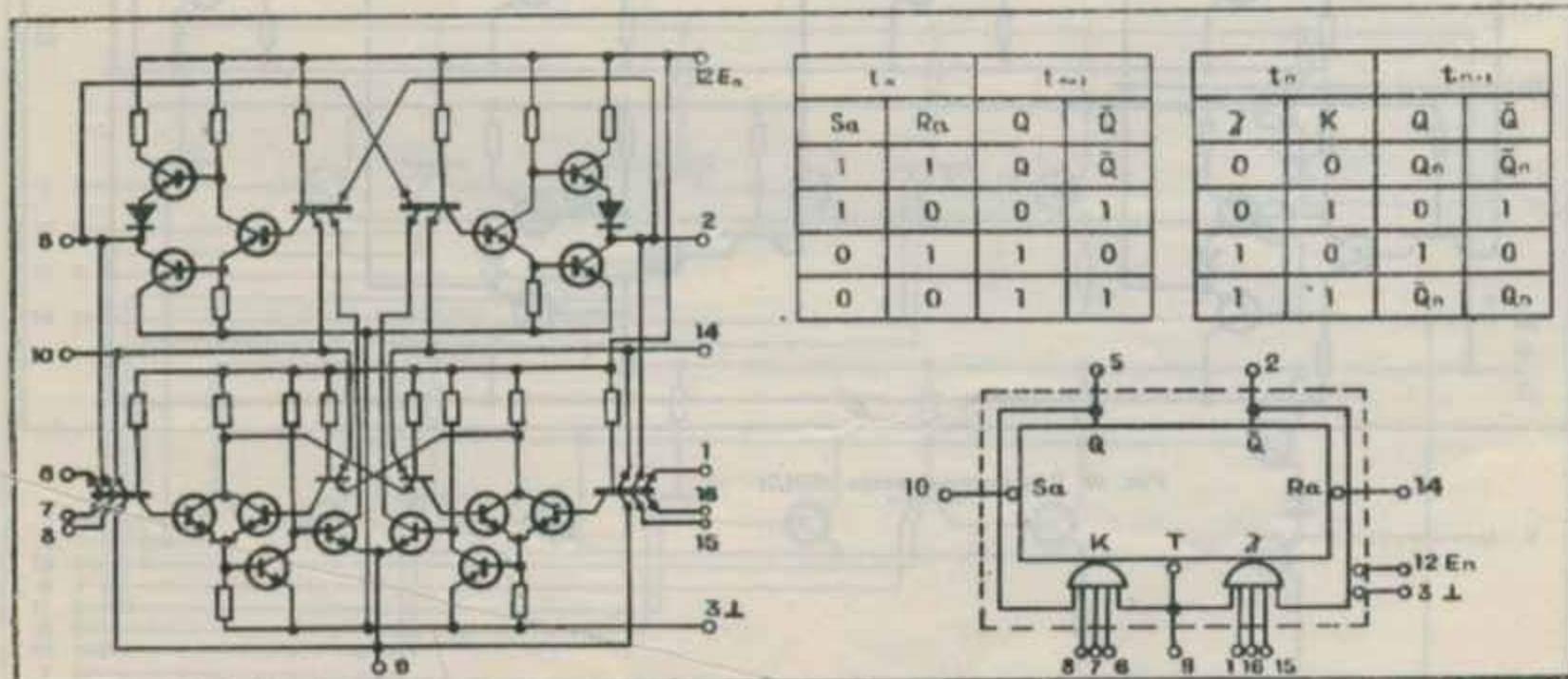


Рис. 9. J-K триггер 705ТД1



ТТЛ
ИНТЕГРИРОВАННЫЕ СЕРИИ
705

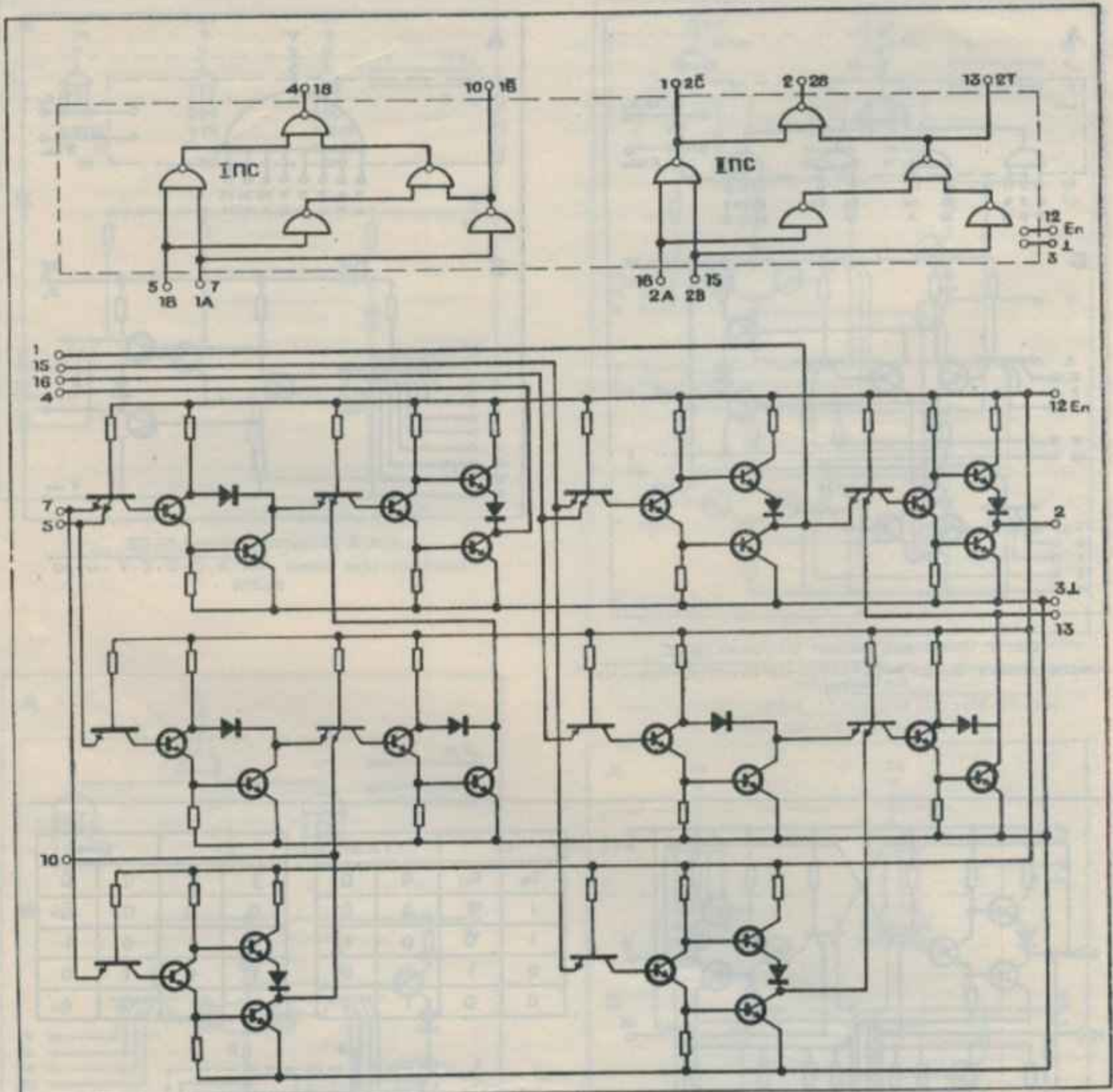


Рис. 10. Два полусумматора 7054L1



ТТА
МИКРОСХЕМЫ СЕРИИ
705

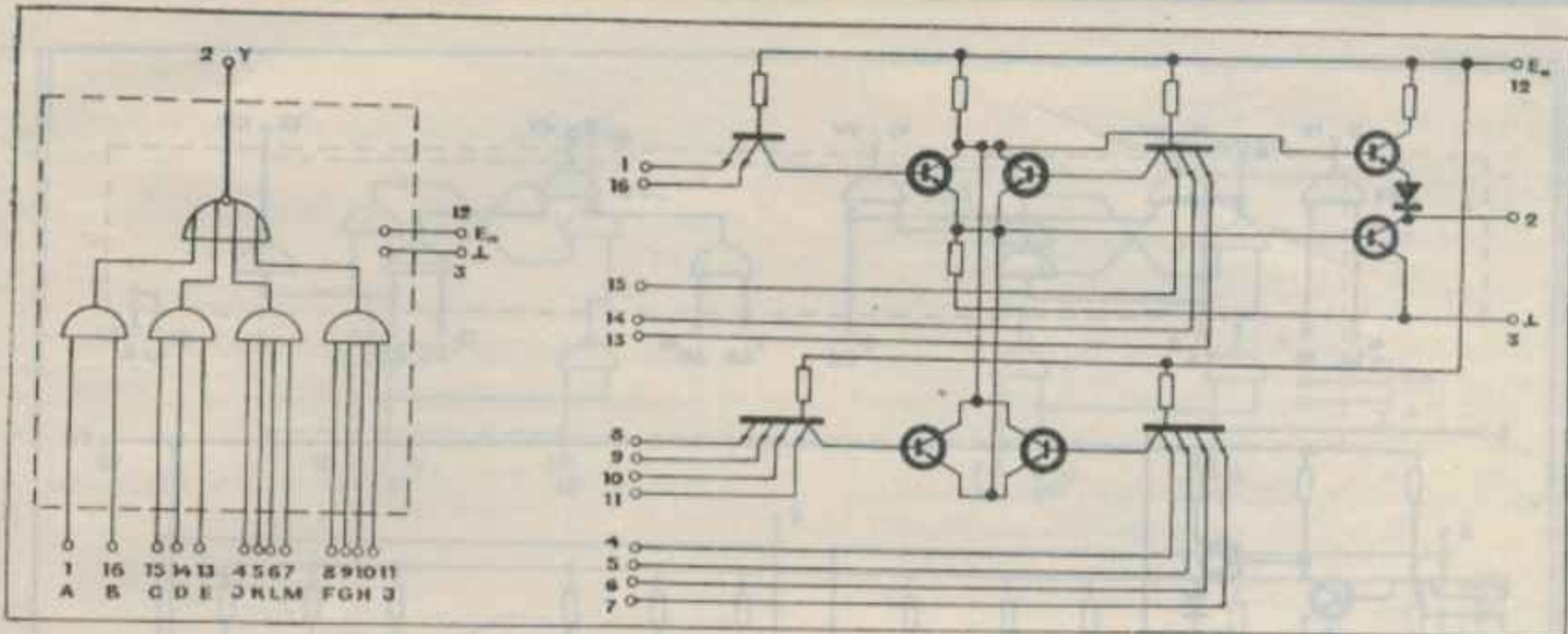


Рис. 11. Логический элемент 2-3-4N-4NLI-4E 705LPI5

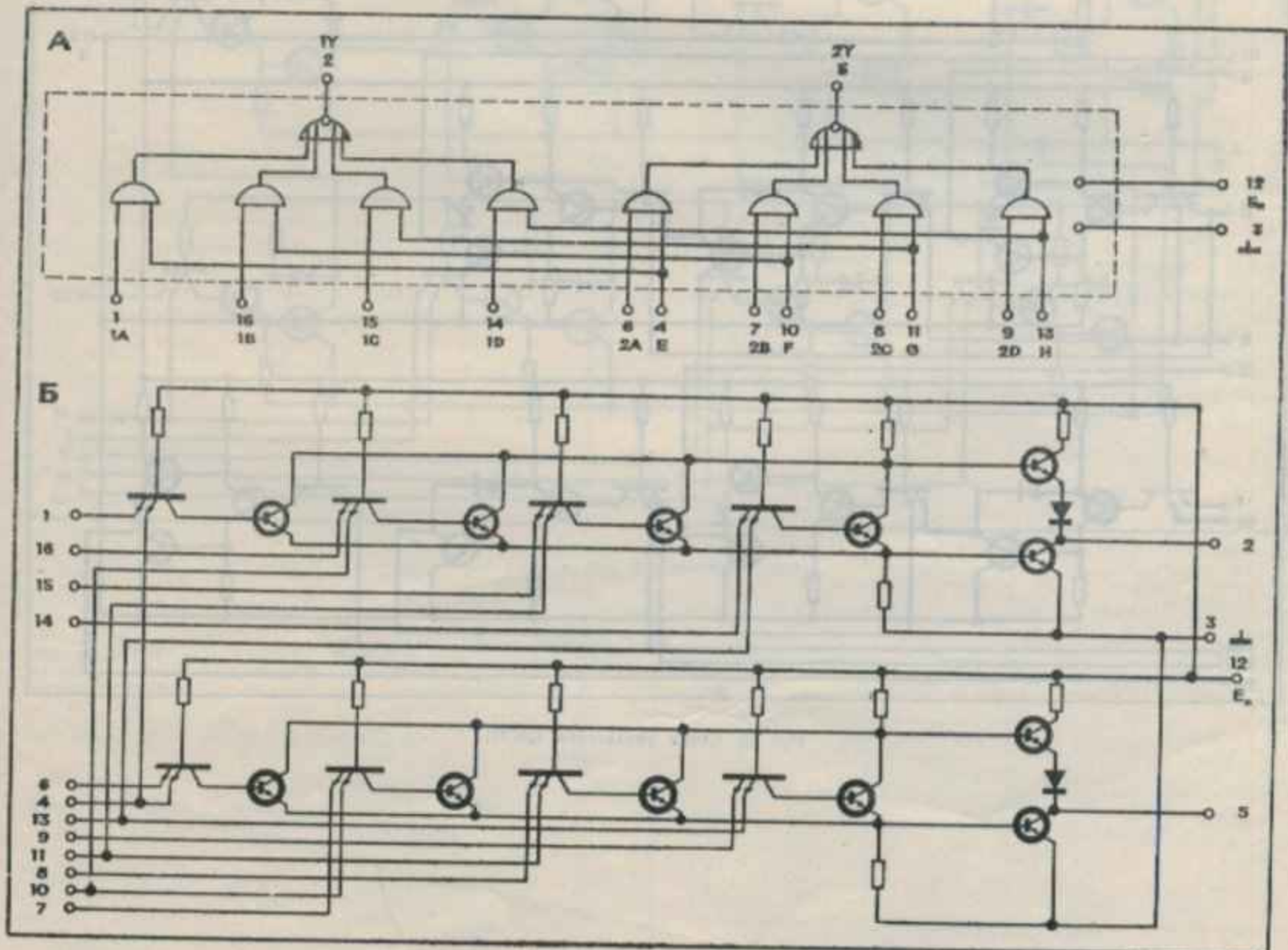


Рис. 12. Два объединенных логических элемента 2-2-2-2N-4NLI-4E 705LPI1



ТТЛ
МИКРОСХЕМЫ СЕРИИ
705

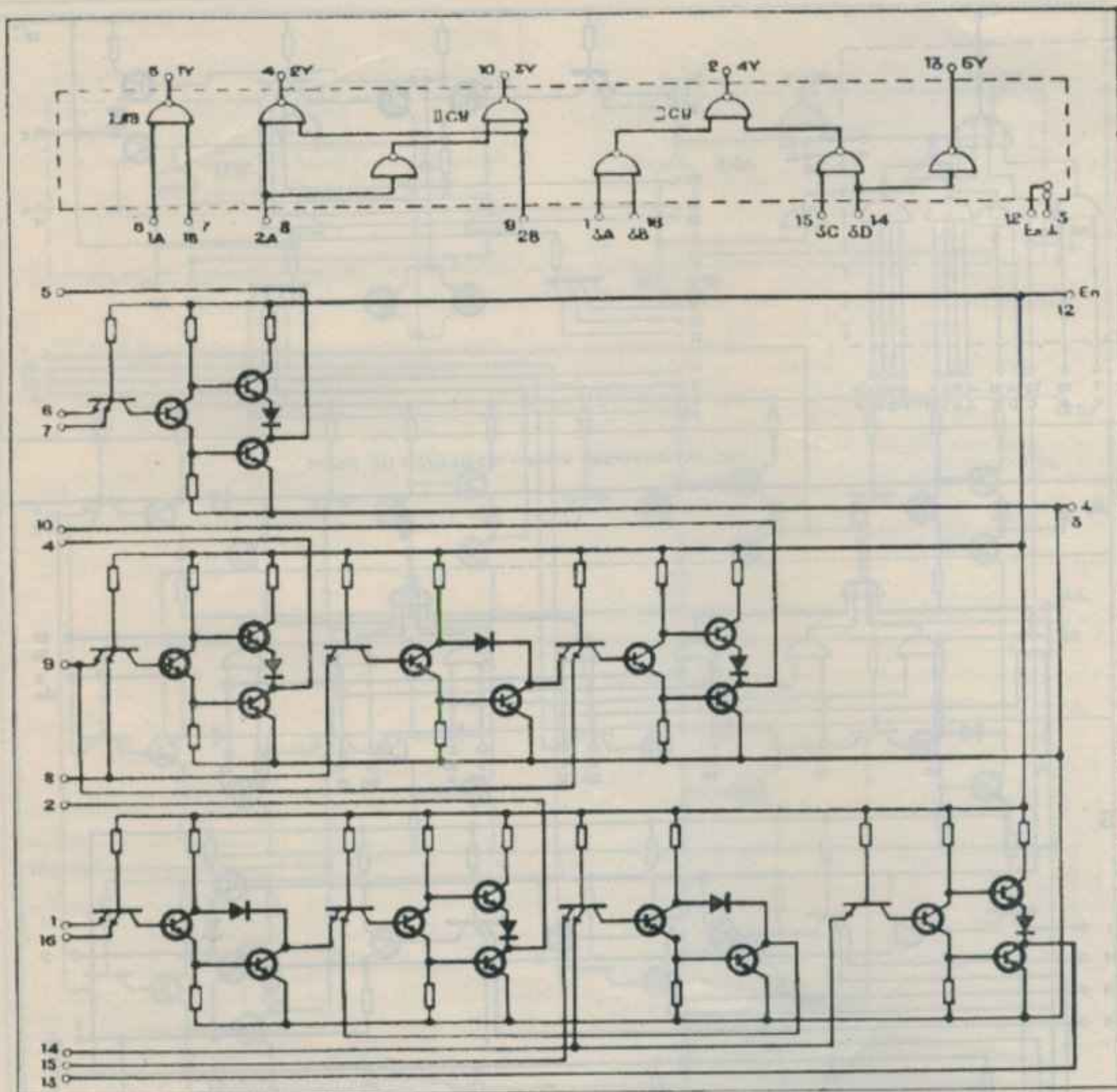


Рис. 13. Схема управления 705CPI1



ТТА
МИКРОСХЕМЫ СЕРИИ
705

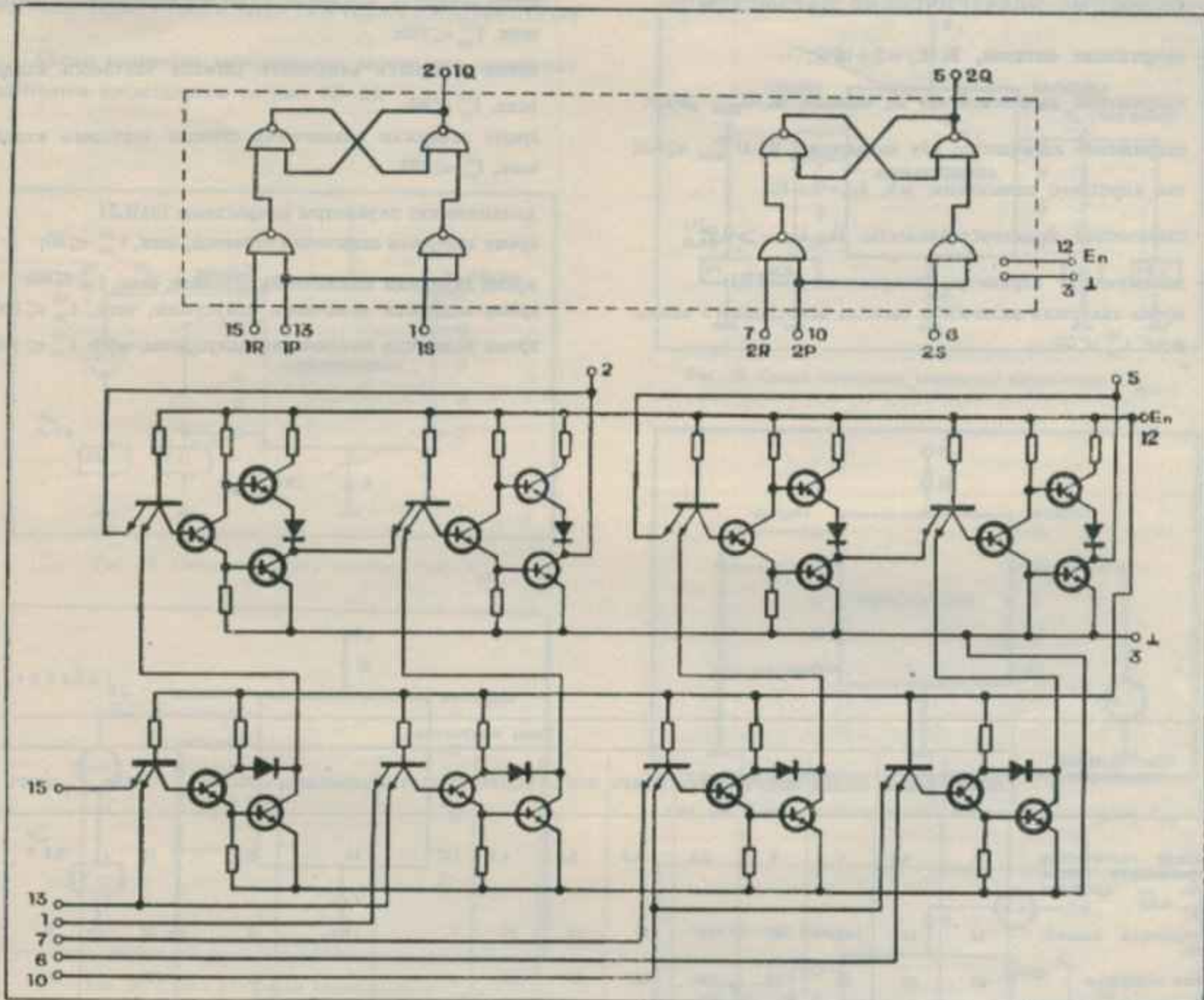


Рис. 14. Два R-S триггера 705TR1



ТТЛ
МИКРОСХЕМЫ СЕРИИ
705

ОСНОВНЫЕ ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ

- напряжение питания, В, $E_n = 5 \pm 10\%$;
- напряжение логической «1» на выходе, В, $U_{вых}^1 \geq 2,4$;
- напряжение логического «0» на выходе, В, $U_{вых}^0 \leq 0,3$;
- ток короткого замыкания, мА, $I_{кз} = 3 \div 15$;
- статическая помехоустойчивость, В, $U_{пом} \geq 0,4$;
- динамические параметры микросхемы 705ТВ1:
время задержки включения сигнала асинхронного входа, нсек, $t_{за}^{10} \leq 90$;

время задержки выключения сигнала асинхронного входа, нсек, $t_{за}^{01} \leq 180$;

время задержки включения сигнала тактового входа, нсек, $t_{вт}^{10} \leq 90$;

время задержки выключения сигнала тактового входа, нсек, $t_{вт}^{01} \leq 180$;

- динамические параметры микросхемы 705ИЛ1

время задержки включения переноса, нсек, $t_{пв}^{10} \leq 60$;

время задержки выключения переноса, нсек, $t_{пв}^{01} \leq 60$;

время задержки включения полусуммы, нсек, $t_{пс}^{10} \leq 180$;

время задержки выключения полусуммы, нсек, $t_{пс}^{01} \leq 180$;

Таблица 2

Наименование параметров	Типы микросхем												
	705ЛБ1	705ЛБ2	705ЛБ3	705ЛР1	705ЛР2	705ЛР3	705ЛБ4	705ЛР5	705ТВ1	705ИЛ1	705ЛР1	705СП1	705ТР1
Средняя статическая потребляемая мощность на кристалл $P_{ср}$, мВт	6	4,5	3	5	2,5	4,5	1,5	4,5	5,0	15	9,0	12	12
Нагрузочная способность	10	10	10	10	10	10	10	10	5	9	10	10	9
Время задержки включения $t_{в}^{10}$, нсек, не более	60	60	60	60	60	60	90	60	—	—	60	120	100
Время задержки выключения $t_{в}^{01}$, нсек, не более	60	60	60	90	90	90	60	90	—	—	90	120	150
Входной ток при «лог. 1» на входе $I_{вх}^1$, мА, не более	50	50	50	50	50	50	50	50	на входах 9, 10, 14: 100; на остальных 50	на входах 5, 7, 16, 15: 100; на остальных 50	на входах 4, 10, 11, 13: 100; на остальных 50	на входах 8, 9, 14: 100; на остальных 50	на входах 10, 13: 100; на остальных 50
Входной ток при «лог. 0» на входе $I_{вх}^0$, мА, не более	-0,18	-0,18	-0,18	-0,18	-0,18	-0,18	-0,18	-0,18	на входах 9, 10, 14: -0,36; на остальных -0,18	на входах 5, 7, 16, 15: -0,36; на остальных -0,18	на входах 4, 10, 11, 13: -0,36; на остальных -0,18	на входах 8, 9, 14: -0,36; на остальных -0,18	на входах 10, 13: -0,36; на остальных -0,18



ТТЛ
МИКРОСХЕМЫ СЕРИИ
705

СХЕМЫ ИЗМЕРЕНИЯ ЭЛЕКТРИЧЕСКИХ ПАРАМЕТРОВ

Схемы измерения электрических параметров логических элементов представлены на рис. 15—24.

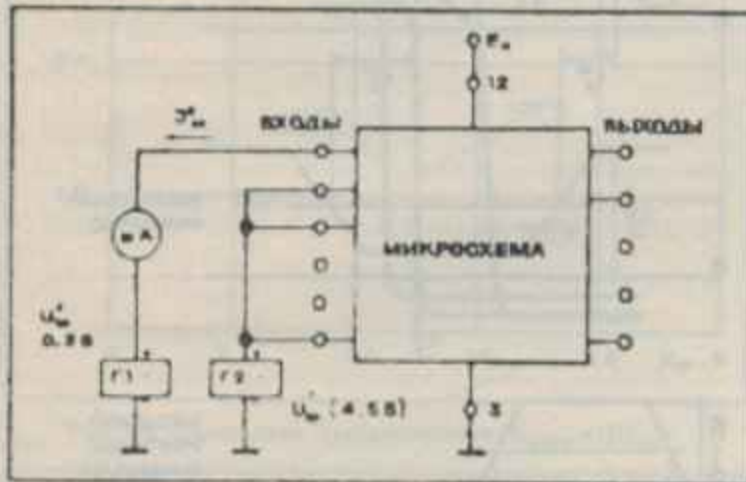


Рис. 15. Схема измерения входного тока I_{in}^1

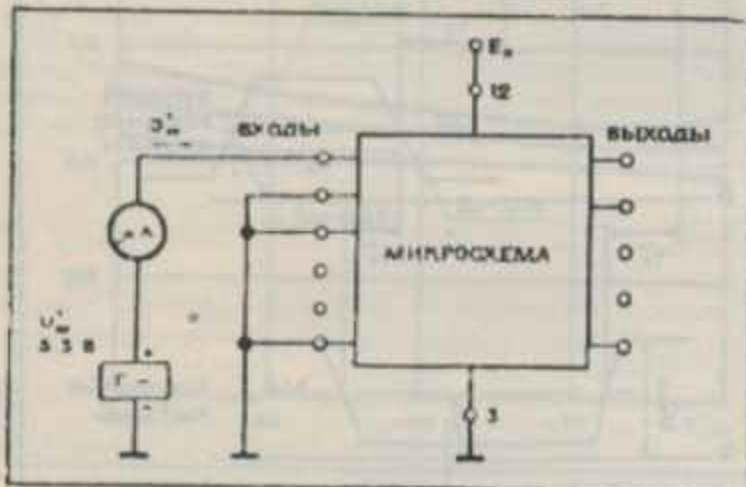


Рис. 16. Схема измерения входного тока I_{in}^1

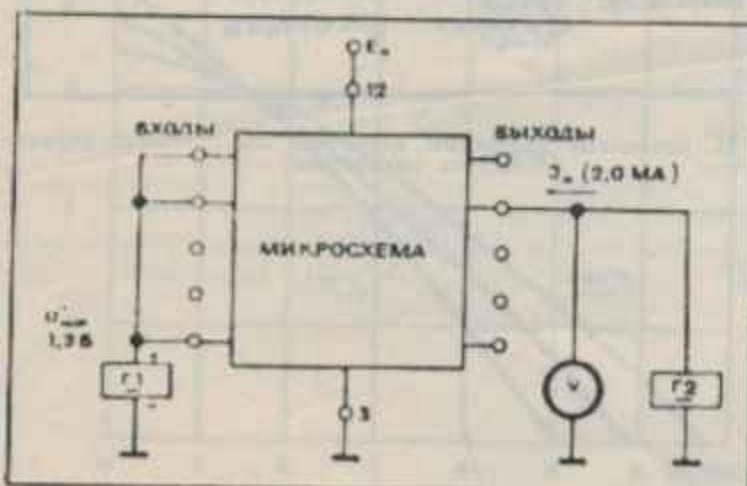


Рис. 17. Схема измерения выходного напряжения U_{out}^0

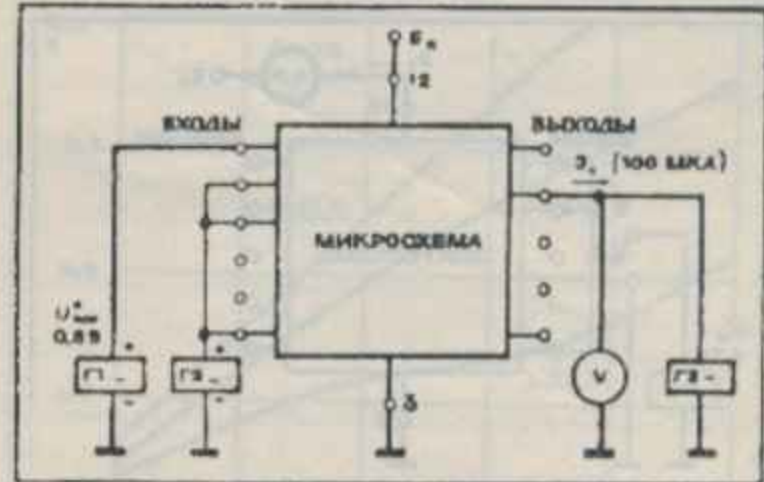


Рис. 18. Схема измерения выходного напряжения U_{out}^1

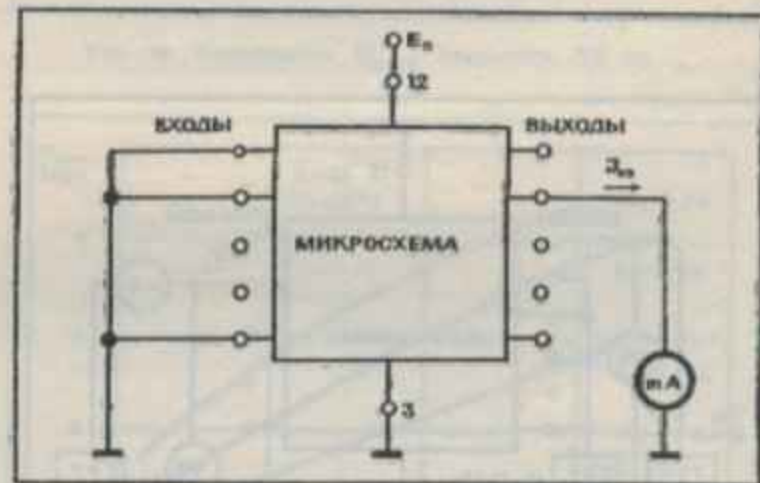


Рис. 19. Схема измерения тока короткого замыкания I_{sc}

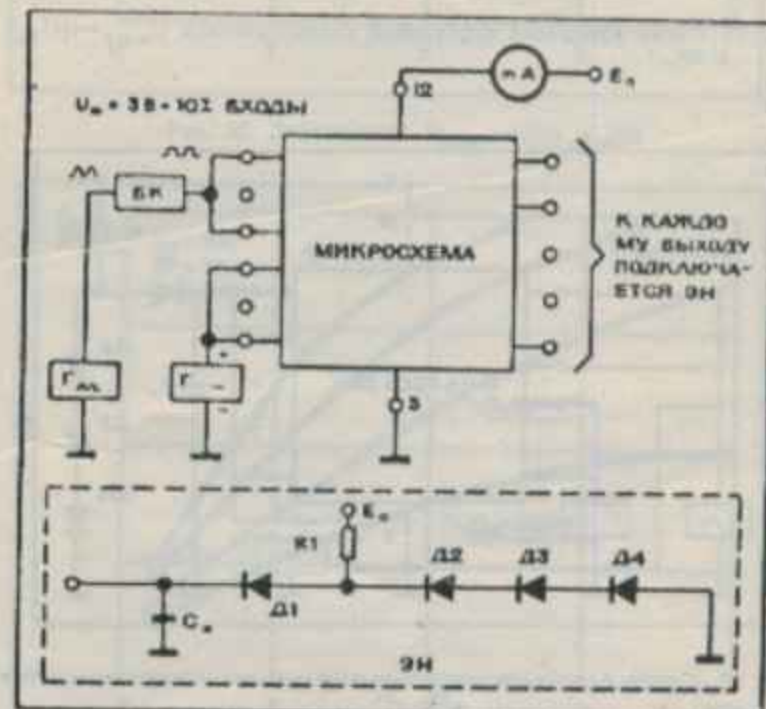


Рис. 20. Схема измерения динамического потребляемого тока I_{dyn}



ТТЛ
МИКРОСХЕМЫ СЕРИИ
705

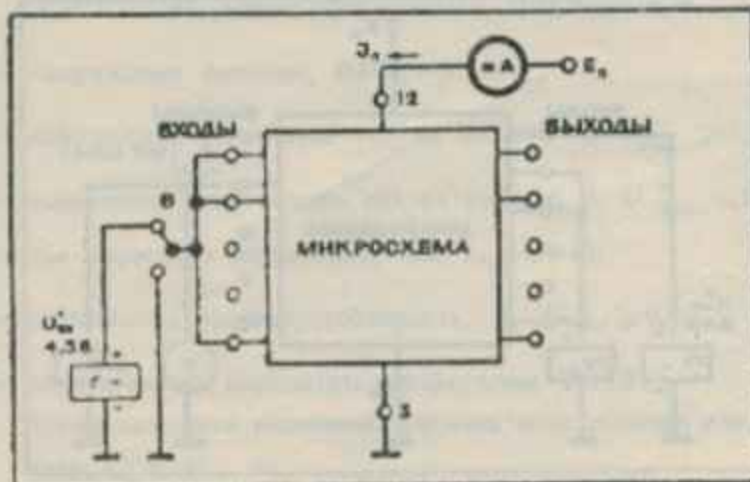


Рис. 21. Схема измерения потребляемого тока I_0 (I_B)

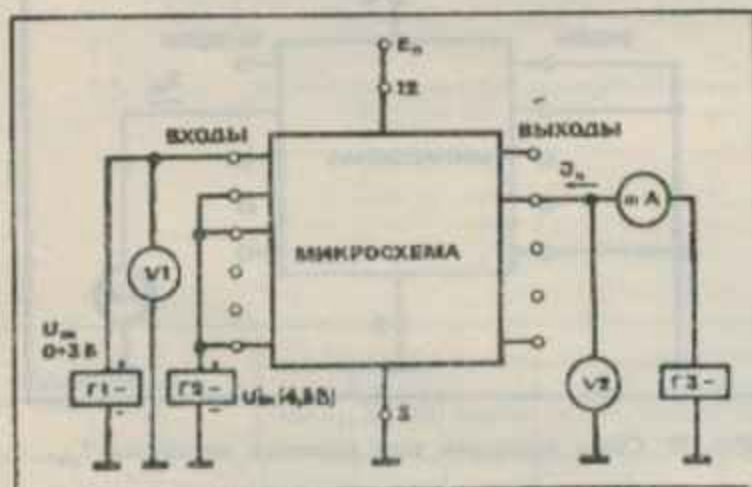


Рис. 22. Схема измерения переходной характеристики $U_{\text{вых}} = f(U_{\text{вх}})$

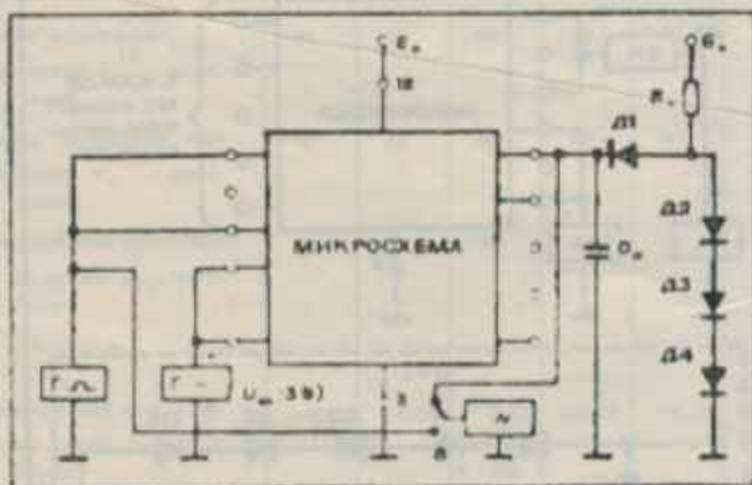


Рис. 23. Схема измерения электрических динамических параметров

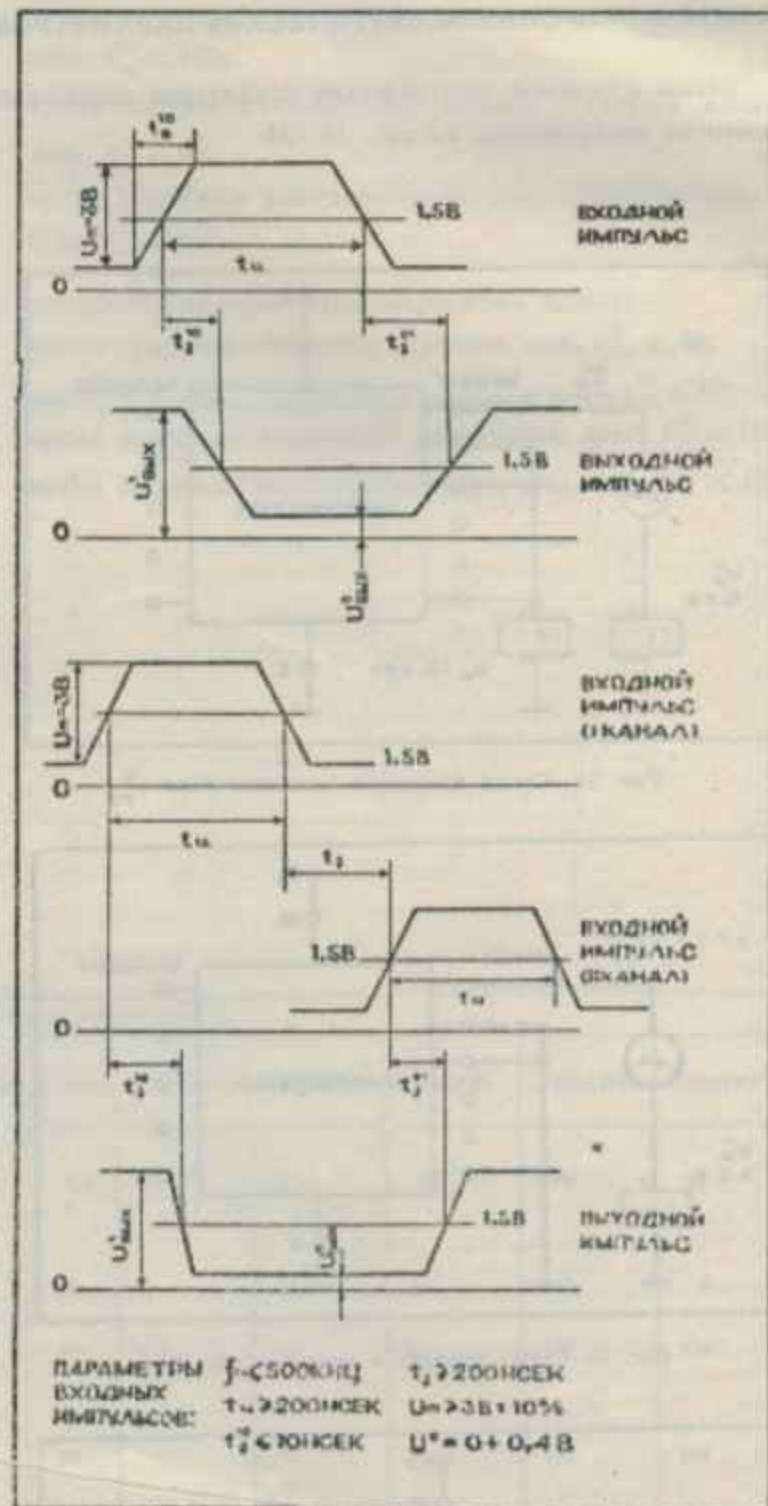


Рис. 24. Временные диаграммы измерения электрических динамических параметров



ТТА
МИКРОСХЕМЫ СЕРИИ
705

ОСНОВНЫЕ ТИПОВЫЕ ЗАВИСИМОСТИ

Основные типовые зависимости для одного логического элемента представлены на рис. 25–32.

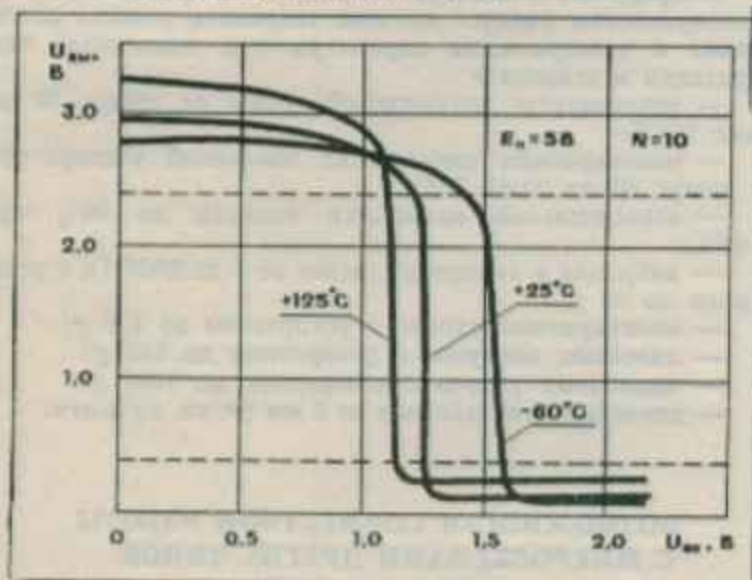


Рис. 25. Переходная характеристика $U_{\text{вых}} = f(U_{\text{вх}})$

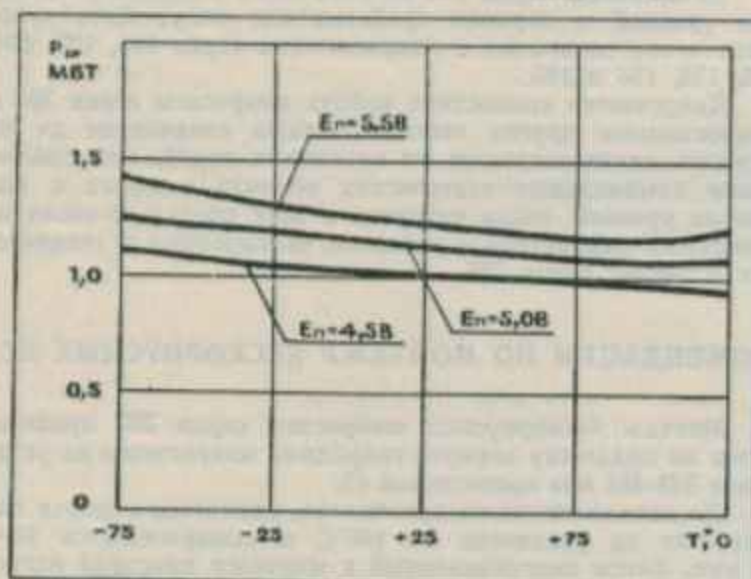


Рис. 26. Зависимость $P_{\text{ср}} = f(E_n \text{ и } T)$

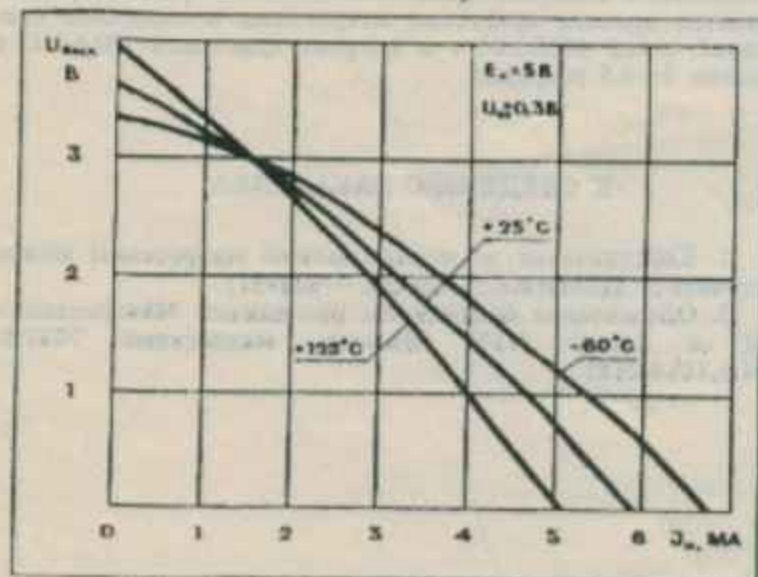


Рис. 27. Зависимость $U_{\text{вых}}$ закрытого ЛЭ от I_n

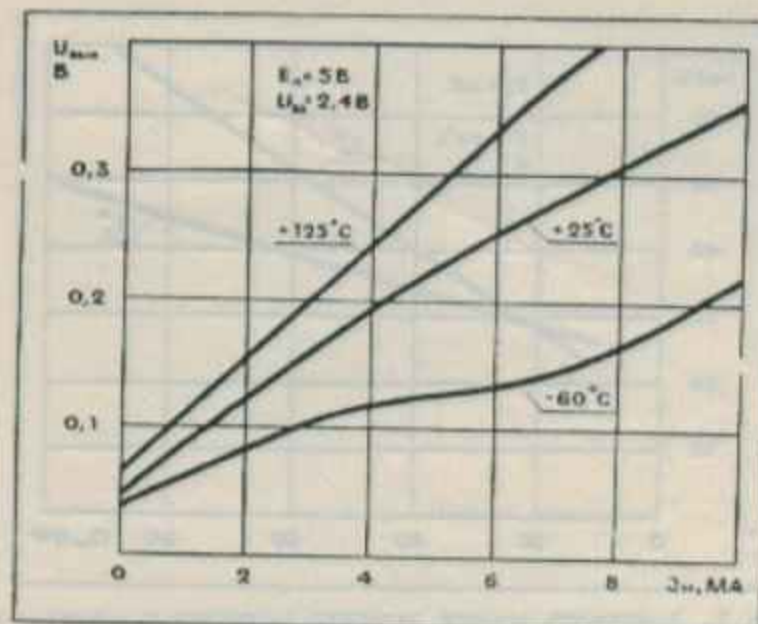


Рис. 28. Зависимость $U_{\text{вых}}$ открытого ЛЭ от I_n

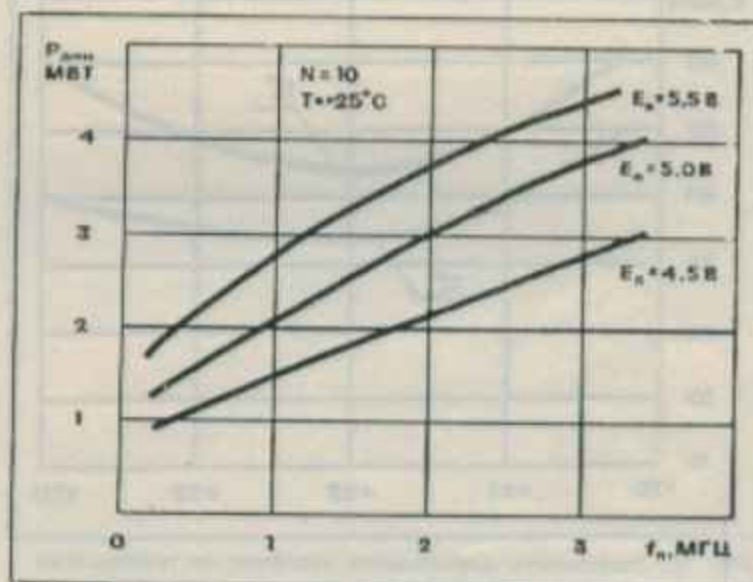


Рис. 29. Зависимость $P_{\text{длн}} = f(E_n \text{ и } I_n)$

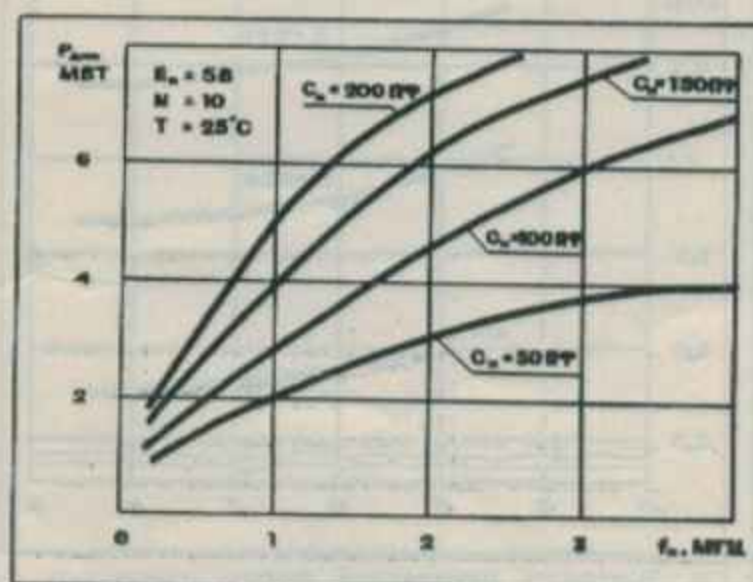


Рис. 30. Зависимость $P_{\text{длн}} = f(C_n \text{ и } I_n)$



ТТА
МИКРОСХЕМЫ СЕРИИ
705

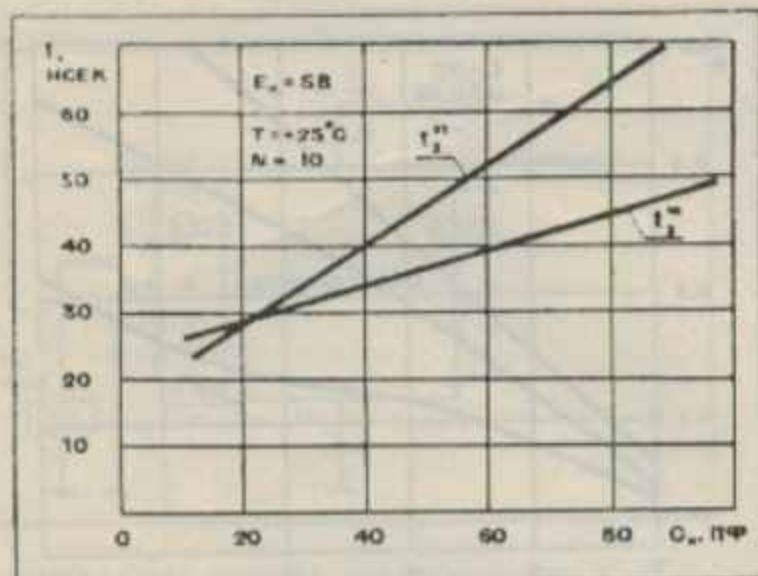


Рис. 31. Зависимость времени задержки включения и выключения от C_n

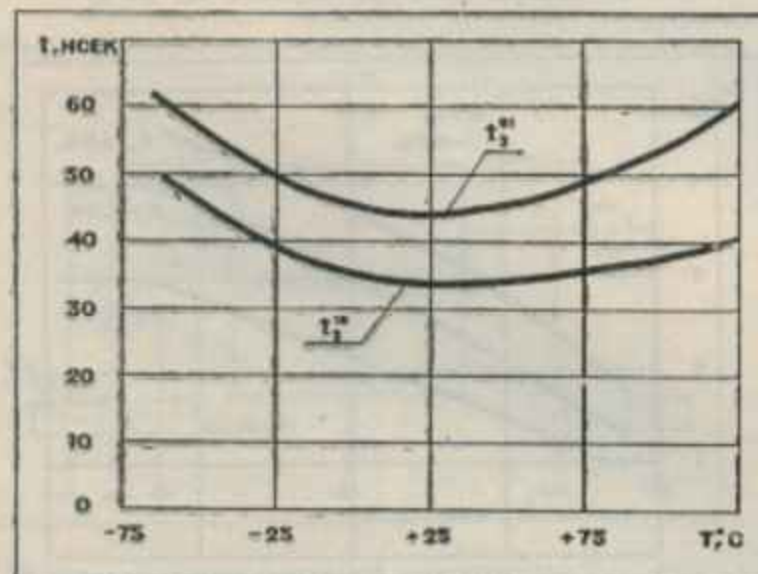


Рис. 32. Зависимость длительности задержек от температуры

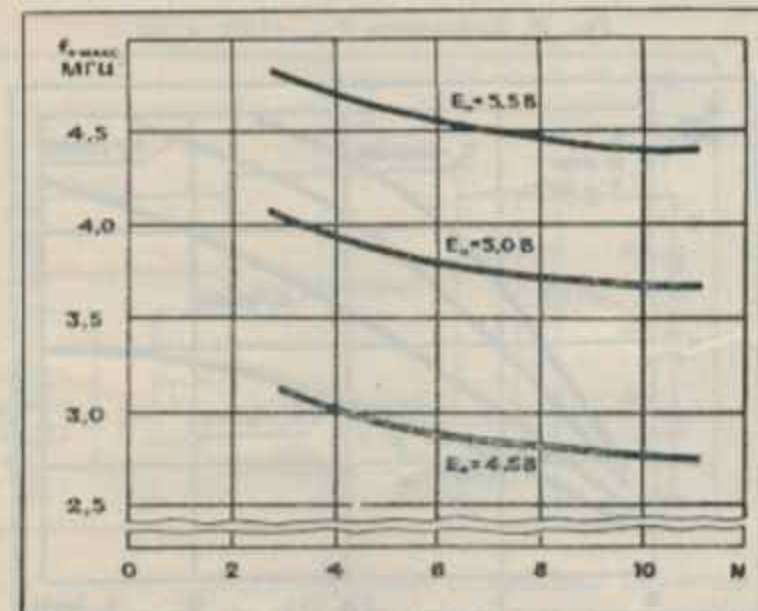


Рис. 33. Зависимость максимальной частоты переключения J-K триггера от эквивалентной нагрузки $N(R_n, C_n)$

УСЛОВИЯ ЭКСПЛУАТАЦИИ

Микросхемы в составе гибридной микросхемы в герметизированном корпусе должны сохранять целостность конструкции и электрические параметры при длительной эксплуатации в условиях:

- температуры окружающей среды от минус 60 до плюс 125°C;
- многократных циклических изменений температуры от минус 60 до плюс 125°C;
- относительной влажности воздуха до 98% при +40°C;
- вибрации в диапазоне частот от 5 до 5000 Гц с ускорением до 40 g;
- многократных ударов с ускорением до 150 g;
- линейных нагрузок с ускорением до 150 g;
- одиночных ударов с ускорением до 1000 g;
- атмосферного давления от 5 мм рт. ст. до 3 атм.

ВОЗМОЖНОСТИ СОВМЕСТНОЙ РАБОТЫ С МИКРОСХЕМАМИ ДРУГИХ ТИПОВ

Микросхемы серии 705 по величинам входных и выходных уровней и порогам срабатывания могут быть непосредственно соединены с микросхемами серии 106, 133, 134, 136, 130, 156 и 240.

Допускается совместная работа микросхем серии 705 с микросхемами других типов, а также соединение их со схемами, отличающимися от названных серий, при соблюдении номинальных статических величин входных и выходных уровней, токов нагрузки и всех предельно-эксплуатационных параметров и режимов, оговоренных в технических условиях серии 705.

РЕКОМЕНДАЦИИ ПО МОНТАЖУ БЕСКОРПУСНЫХ ИС

Монтаж бескорпусных микросхем серии 705 производится на подложку корпуса гибридной микросхемы на установке ЭМ-431 или аналогичной ей.

До начала монтажа кристаллов, подложка корпуса нагревается на установке до 100°C и выдерживается 10—15 мин. Затем подготовленный к монтажу кристалл нагревается до $200 \pm 5^\circ\text{C}$ и держится до расплавления припоя на столбиковых выступах кристалла. Окончательной операцией является прижим кристалла микросхемы к подложке суммарной силой 1450 ± 20 г и нагрева кристалла $380 \pm 5^\circ\text{C}$ в течение $5 \pm 0,5$ секунды.

К СВЕДЕНИЮ ЗАКАЗЧИКА

1. Консультации по использованию микросхемы можно получить в ЦБПИМС (Москва — 103482).

2. Обозначение микросхемы при заказе: «Микросхема», тип и номер ЧТУ. Пример: микросхема 705ТВ1 ХИО.348.010.ТУ.