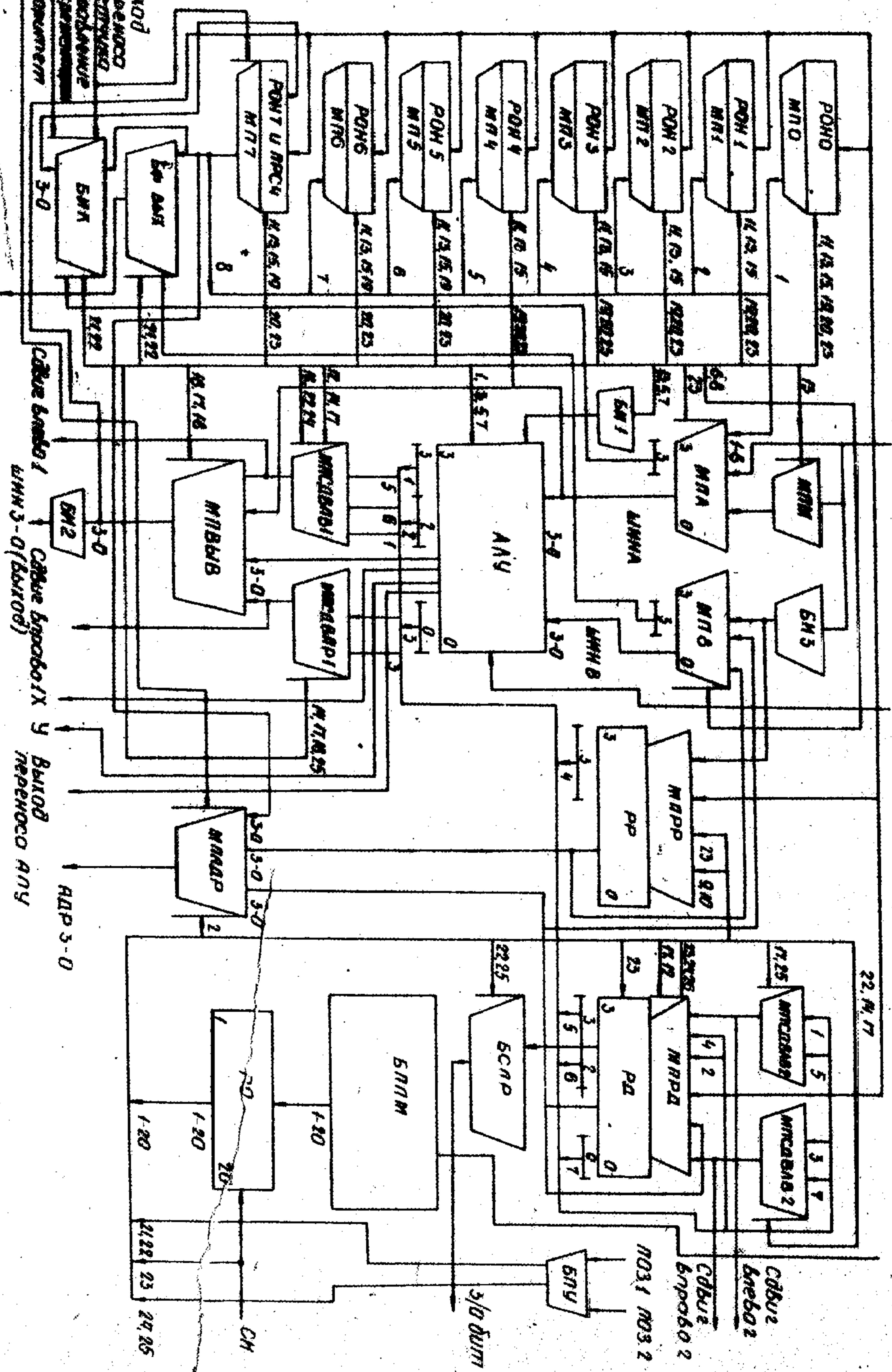


Grand Remarque Standard

And remember this

*Grado radio
andrea rufi*



Контакт	Цель	Контакт	Цель
I	Вход КОП 5	25	Выход Поз. 0
2	Вход КОП 6	26	Выход Поз. 1
3	Вход КОП 7	27	Выход/Выход микропроцессора
4	Вход КОП 8	28	НЧИН ВХ I
5	Вход КОП 9	29	НЧИН ВХ 0
6	Выход/Выход Сдвиг влево 2	30	Выход СИ
7		31	Питание
8		32	
9	Выход/Выход Сдвиг вправо 2	33	Выход АДР3
10	Выход З/О фнт.	34	Выход АДР2
II	Выход/Выход Сдвиг вправо I	35	Выход Приоритет
I2	Выход/Выход Сдвиг влево I	36	Выход АДР1
I3	Выход переноса АЛУ	37	Выход АДР0
I4	НЧИН ВХ 0	38	
I5	НЧИН ВХ I	39	Выход X
I6	НЧИН ВХ 2	40	Выход Y
I7	НЧИН ВХ 3	41	Выход переноса АЛУ
I8		42	
I9		43	
20	НЧИН ВХ 3	44	Выход КОП I
21	НЧИН ВХ 2	45	Выход КОП 2
22	Выход переноса счётчика	46	Выход КОП 3
23	Выход переноса счётчика	47	Выход КОП 4
24	Общий	48	Питание

Микросхемы поставляются четырёх типономиналов в соответствии с табл. I

Таблица I

Условное обозначение типономинала микросхемы	Классификационные параметры		
	$I_{BL,TH}$, мА	$I_{BL,TH}$, мА	Функционирование
K584ИК1A	0,25 ¹ 0,5 ²	0,25 ¹ 0,5 ²	Выполняются все типы операций
K584ИК1B	0,375 ¹ 0,75 ²	0,375 ¹ 0,75 ²	Выполняются все типы операций
K584ИК1B	0,75 ¹ 1,0 ²	0,75 ¹ 1,0 ²	Выполняются все типы операций
K584ИК1Г	ток не регламентируется	ток не регламентируется	Выполняются все типы операций

* для выводов I-5, I3, 20, 21, 25, 26, 28, 29, 35, 44-47

¹ для выводов 22, 30

² для выводов 10, I4-I7, 23, 36, 34, 36, 37, 39-41

¹ для типов 6, 9, II, I2, 27

ОСНОВНЫЕ ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ ПРИ ПОСТАВКЕ

Таблица 2

Наименование параметра	Н о р м а	
	не менее	не более
Выходное напряжение логического нуля, $U'_{\text{ых}}$, В $I_{\text{ном}} = 120 \text{ мА}; U_{\text{нр}} = 0,8 \text{ В}; U_{\text{бр}} = 2,0 \text{ В}; I'_{\text{ых}} = 20 \text{ мА}$ по выводам 39, 40, 39, 34, 36, 37, 41 $I'_{\text{ых}} = 10 \text{ мА}$ по выводам 14, 15, 16, 17, 10 $I'_{\text{ых}} = 5 \text{ мА}$ по выводам 6, 9, 11, 12, 23, 27	-	0,4
Время задержки распространения при выключении, не ШИИ ВХ. —— ШИИ ВЫХ. минус АЛУ, канал А, $t^{(0)}_{3g,p.1}$ ШИИ ВХ. —— ШИИ ВЫХ. через АЛУ, канал А, $t^{(0)}_{3g,p.2}$ ШИИ АДР по сигналу "Приоритет" $t^{(0)}_{3g,p.3}$ ВХ.ПАЛУ —— ШИИ ВЫХ. $t^{(0)}_{3g,p.5}$ ШИИ ВХ. —— ШИИ ВЫХ. через АЛУ, канал В, $t^{(0)}_{3g,p.6}$ ШИИ ВХ. —— от бит канала А, $t^{(0)}_{3g,p.7}$ ШИИ ВХ. —— от бит канала В, $t^{(0)}_{3g,p.8}$	-	750
$I_{\text{ном}} = 130 \text{ мА}, U'_{\text{ых}} = 0 \text{ В}; U'_{\text{х}} = 3,0 \text{ В}, C_{\text{нк}} = 30 \text{ пФ} \pm 10\%$	-	1400
Время задержки распространения при выключении, не ШИИ ВХ. —— ШИИ ВЫХ. минус АЛУ, канал А, $t^{(0')}_{3g,p.1}$ ШИИ ВХ. —— ШИИ ВЫХ. через АЛУ, канал А, $t^{(0')}_{3g,p.2}$ ШИИ АДР по сигналу "Приоритет", $t^{(0')}_{3g,p.3}$ ВЫХ.ПАЛУ относительно ВХ.ПАЛУ $t^{(0')}_{3g,p.4}$ ВХ.ПАЛУ —— ШИИ ВЫХ. $t^{(0')}_{3g,p.5}$ ШИИ ВХ. —— ШИИ ВЫХ. через АЛУ, канал В, $t^{(0')}_{3g,p.6}$ ШИИ ВХ. —— от бит канала А, $t^{(0')}_{3g,p.7}$ ШИИ ВХ. —— от бит канала В, $t^{(0')}_{3g,p.8}$	-	480
$I_{\text{ном}} = 130 \text{ мА}, U'_{\text{ых}} = 0 \text{ В}, U'_{\text{х}} = 3,0 \text{ В}, C_{\text{нк}} = 30 \text{ пФ} \pm 10\%$	-	1200
	-	1500
	-	560
	-	680

ПРЕДЕЛЬНЫЕ ЗНАЧЕНИЯ ДОПУСТИМЫХ ЭЛЕКТРИЧЕСКИХ РЕЖИМОВ ЭКСПЛУАТАЦИИ

Таблица 3

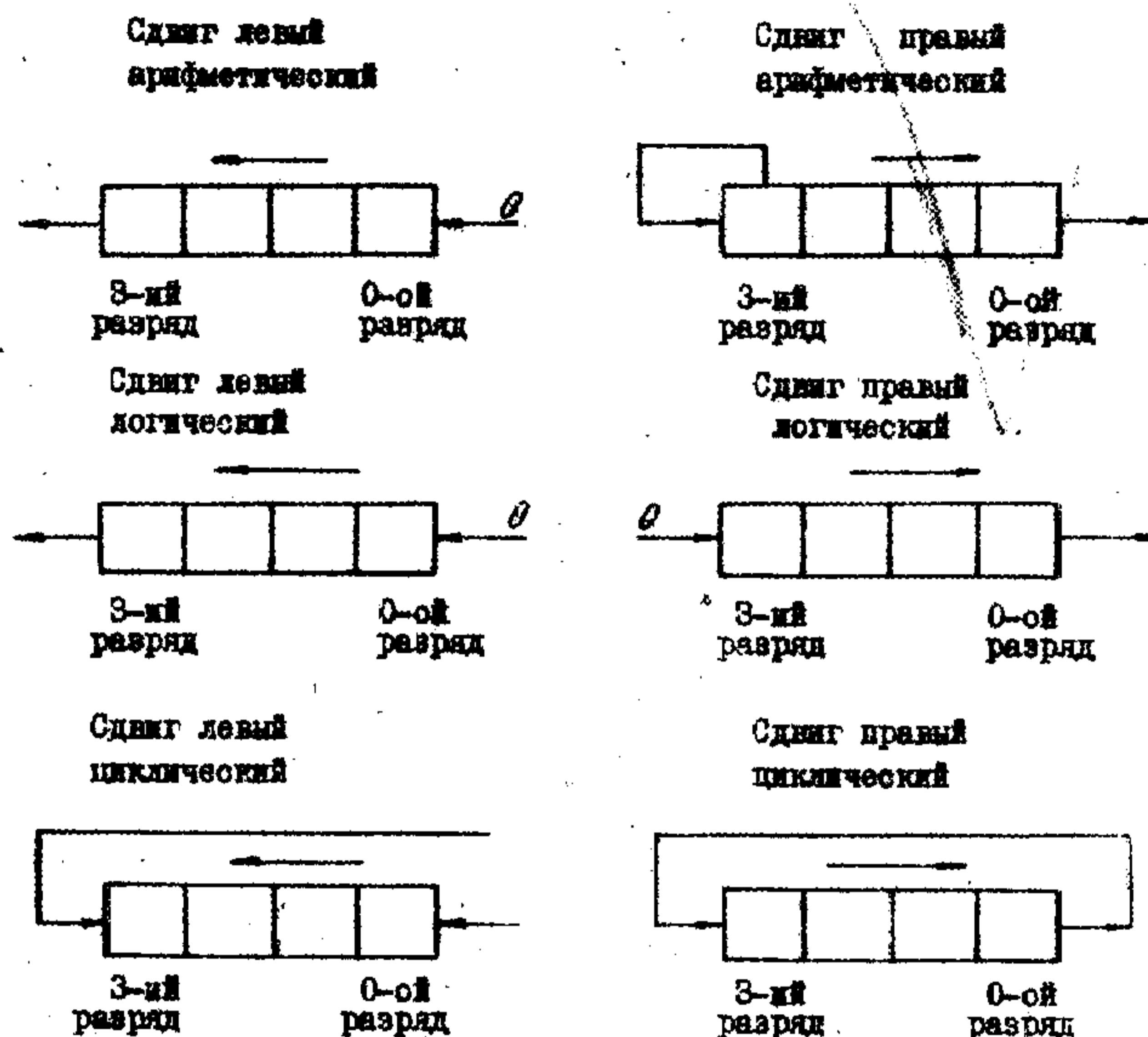
Наименование параметра	Н о р м а	
	не менее	не более
Ток питания, $I_{\text{ном}}$, мА	100	150
Входное напряжение, $U_{\text{вх}}$, В минус 1,0	4,0	

Содержание драгоценных металлов
" золото 99,9905 г, серебро 76,1708 г на 1000 микросхем "

УКАЗАНИЯ ПО ЭКСПЛУАТАЦИИ

Типы операций, выполняемых микропроцессором, приведены в табл.5-10. Вычисление результата операций типа I производится по уравнениям функций, указанных в табл.4 для четырехразрядных операндов логических кодов.

Микросхемы позволяют выполнять операции сдвиги входных данных (4-б-операционные формы) 6 типов в соответствии с черт.3



Черт.3

При объединении в 16-битовую систему микросхемы становятся неравнозначными и выполнение операций сдвига определяется кодом на выводах 25, 26 согласно табл. II

Таблица 4

Номер вывода	Вывод 44 = 0 Арифметические операции		Вывод 44 = 1 Логические операции
	Код	Вход ПАЛУ = I (есть перенос)	Вход ПАЛУ = 0 (нет переноса)
45 46 47	0 0 0	$F_n = 0$	$F_n = A_n \cdot B_n$
	0 0 1	$F_n = B - A$	$F_n = A_n \oplus B_n$
	0 1 0	$F_n = A - B$	$F_n = \overline{A_n} \oplus B_n$
	0 1 1	$F_n = A + B + I$	$F_n = \overline{A_n} \cdot B_n$
	1 0 0	$F_n = B + I$	$F_n = A_n \cdot \overline{B_n}$
	1 0 1	$F_n = \overline{B} + I$	$F_n = A_n + \overline{B_n}$
	1 1 0	$F_n = A + I$	$F_n = \overline{A_n} + B_n$
	1 1 1	$F_n = \overline{A} + I$	$F_n = A_n + B_n$

ОПЕРАЦИОННАЯ ФОРМА 1

Таблица 5

Тип операции	Номер вывода									
	Код									
	44	45	46	47	1	2	3	4	5	
РОН (АЛУ) РР — РОН	0000	-	III	I	0	0	РОН000	-	III	
РОН (АЛУ) РР — РР	0000	-	III	I	0	1	РОН000	-	III	
ШИН Вх (АЛУ) РР* — ШИН Вых	0000	-	III	I	I	I	0	0	0	
ШИН Вх (АЛУ) РР* — РР	0000	-	III	I	I	I	0	0	I	
ШИН Вх (АЛУ) РД — РР	0000	-	III	I	I	I	0	I	I	
ШИН Вх (АЛУ) РР — РД	0000	-	III	I	I	I	I	0	0	
ШИН Вх (АЛУ) РД — РД	0000	-	III	I	I	I	I	I	0	
ШИН Вх (АЛУ) РД — ШИН Вых	0000	-	III	I	I	I	I	I	I	

Когда вх. "Приоритет" = 0, то РР — АЛР

В случаях, отмеченных *, РД — АЛР

ОПЕРАЦИОННАЯ ФОРМА 2

Таблица 6

Тип операции	Номер вывода									
	Код									
	44	45	46	47	1	2	3	4	5	
РОН + РР + Вх ПАЛУ — РД	0	0	I	I	I	0	РОН000	-	III	
РОН + ШИН Вх + Вх ПАЛУ — РР	0	I	0	0	I	0	РОН000	-	III	
РОН + ШИН Вх + Вх ПАЛУ — РД	0	I	0	I	I	0	РОН000	-	III	
РОН + ШИН Вх + Вх ПАЛУ — РОН	0	I	I	I	I	0	РОН000	-	III	
РОН + РД + Вх ПАЛУ — РР	I	I	0	0	I	0	РОН000	-	III	
РОН + РД + Вх ПАЛУ — РД	I	I	0	I	I	0	РОН000	-	III	
РД + Вх ПАЛУ — РОН	I	I	I	0	I	0	РОН000	-	III	
ШИН Вх + РР + Вх ПАЛУ — РД	0	0	I	I	I	I	0	I	0	
ШИН Вх + РР + Вх ПАЛУ — ШИН Вых	0	I	I	I	I	I	0	I	0	
ШИН Вх + РД + Вх ПАЛУ — РР	I	I	0	0	I	I	0	I	0	
ШИН Вх + РД + Вх ПАЛУ — РД	I	I	0	I	I	I	0	I	0	
РД + Вх ПАЛУ — ШИН Вых	I	I	I	0	I	I	0	I	0	

ОПЕРАЦИОННАЯ ФОРМА 3

Таблица 7

Тип операции	Номер вывода									
	Код									
	44	45	46	47	I	2	3	4	5	
ИИН Вх — РОН	I	I	I	I	I	0	РОН000-III			
РОН — ИИН Вых	0	0	0	0	I	0	РОН000-III			
РОН — РД	0	0	0	I	I	0	РОН000-III			
ИИН Вх — РР	[0	I	I	0	I	0	I	X	X	X
		I	I	0	I	I	0	I	0	
ИИН Вх — РД	0	0	0	I	I	I	0	I	0	
ИИН Вх — ИИН Вых	I	I	I	I	I	I	0	I	0	
	0	0	0	0	I	I	0	I	0	

ОПЕРАЦИОННАЯ ФОРМА 4

Таблица 8

Тип операции	Номер вывода									
	Код									
	44	45	46	47	I	2	3	4	5	
(РР+ИИН Вх-I+Вх ПАЛУ) СДНЦИВ — РР,РД	I	0	0	0	I	I	0	I	0	
(РР+ИИН Вх+Вх ПАЛУ) СДНЦИВ — РР,РД	I	0	0	I	I	I	0	I	0	
(РР-РОН-I+Вх ПАЛУ) СДНЦИВ — РР,РД	I	0	0	0	I	0	РОН000-III			
(РР+РОН+Вх ПАЛУ) СДНЦИВ — РР,РД	I	0	0	I	I	0	РОН000-III			
(РР+Вх ПАЛУ) СДВАПР — РР,РД	I	0	I	0	I	0	X	X	X	
	I	0	I	0	I	I	0	I	0	
(РР-ИИН Вх-I+Вх ПАЛУ) СДВАПР — РР,РД	0	0	I	0	I	I	0	I	0	
(РР+ИИН Вх+Вх ПАЛУ) СДВАПР — РР,РД	I	0	I	I	I	I	0	I	0	
(РР-РОН-Вх ПАЛУ) СДВАПР — РР,РД	0	0	I	0	I	0	РОН000-III			
(РР+РОН+Вх ПАЛУ) СДВАПР — РР,РД	I	0	I	I	I	0	РОН000-III			

ОПЕРАЦИОННАЯ ФОРМА 5.

Таблица 9

Тип операции	Номер вывода									
	Код									
	44	45	46	47	I	2	3	4	5	
(РР+Вх ПАЛУ) СДВАПР — РР	0	0	0	0	I	I	I	0	I	
(РР+Вх ПАЛУ) СДНЦИР — РР	[0	0	0	I	I	I	I	0	I	
		I	0	0	I	I	I	I	0	
(РР+Вх ПАЛУ) СДНЦИВ — РР	0	0	I	0	I	I	I	0	I	
(РР+Вх ПАЛУ) СДНЦИВ — РР	[0	0	I	I	I	I	I	0	I	
		I	0	I	I	I	I	I	0	
(РР+Вх ПАЛУ) СДВИПР — РР	I	0	0	0	I	I	I	0	I	
(РР+Вх ПАЛУ) СДНЦИВ — РР	I	0	I	0	I	I	I	0	I	

Для операционных форм 5,6 Вх ПАЛУ должен быть равен 0.

СИГРАММАННАЯ ФОРМА 6

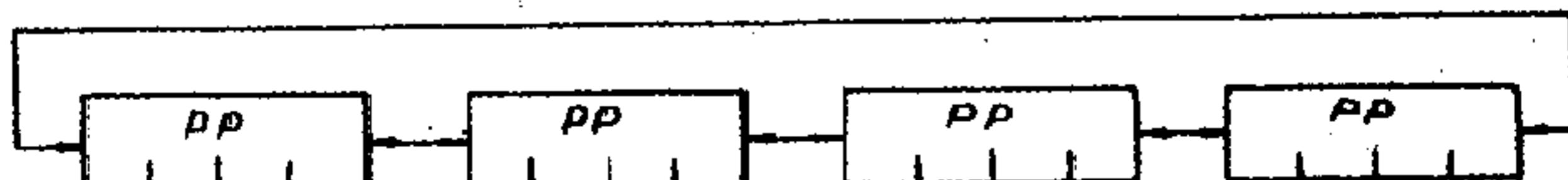
Таблица I0

Тип операции	Номер вывода								
	Код								
	44	45	46	47	1	2	3	4	5
(РР+Вх ПАМУ, РД) СДВАПР —> РР, РД	0	1	0	0	1	1	1	0	1
(РР+Вх ПАМУ) СДВИПР —> РР, РД	{ 0	1	0	1	1	1	1	0	1
{ 1	1	0	1	1	1	1	1	0	1
(РР+Вх ПАМУ, РД) СДВАЛВ —> РР, РД	0	1	1	0	1	1	1	0	1
(РР+Вх ПАМУ, РД) СДВИЛВ —> РР, РД	{ 0	1	1	1	1	1	1	0	1
{ 1	1	1	1	1	1	1	1	0	1
(РР+Вх ПАМУ, РД) СДВИПР —> РР, РД	1	1	0	0	1	1	1	0	1
(РР+Вх ПАМУ, РД) СДВИЛВ —> РР, РД	1	1	1	0	1	1	1	0	1

Таблица II

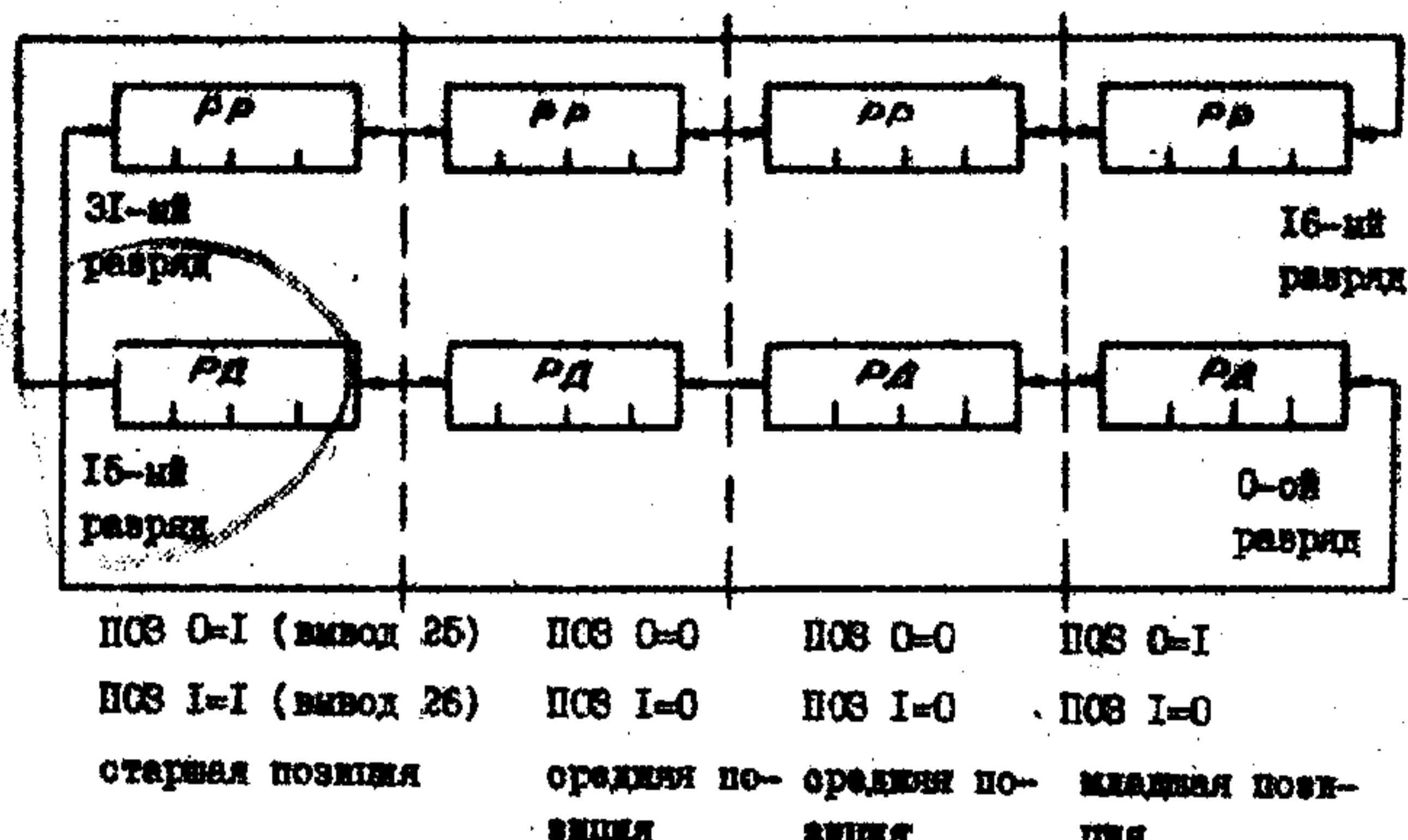
Номера выводов		Позиция микросхемы в системе с увеличенной разрядностью
25 (поз 0)	26 (поз 1)	
I	0	Младшая позиция (0 – 3 разряды)
0	0	Средняя позиция
0	I	Старшая позиция (двусимвольные слова, операции 4,6 форм)
I	I	Старшая позиция (односимвольные слова, операции 4,6 форм)

Микросхемы позволяют производить операции сдвига как с одинарной (5 типов операций), так и с двойной точностью (4,6 типы операций), односимвольных (один знаковый разряд) и двусимвольных (два знаковых разряда) слов. Схема передвижения информации при сдвиге с одинарной точностью приведена на черт.4



Черт.4

Схема передвижения информации при сдвиге с двойной точностью односимвольных слов приведена на черт.5. Знаковый разряд размещается в старшем разряде РР микросхемы старшей позиции. Для двусимвольных слов знаковый разряд размещается как в старшем разряде РР, так и в старшем разряде РД микросхемы старшей позиции.



Черт.5

Запрещается подведение каких-либо электрических сигналов (в том числе или "питание" и "корпус") к корпусу и к выводам микросхем, несогласованным согласно электрической схеме.

При ремонте аппаратуры замену микросхем необходимо производить только при отключенных источниках питания.

После монтажа микросхемы должны быть защищены лакокрасочным покрытием, устойчивым к воздействию ультрафиолетации.

Допускается использование любого источника питания, обеспечивающего ток питания $I_{30} \pm 10$ мА. Ограничение тока питания производится путем последовательного подключения между выходом источника питания и выводами 31 и 48 ограничительного резистора, рассчитанного по формуле:

$$R = \frac{U_{И.Р} - 10\text{ В}}{0,130\text{ А}}, \text{ Ом}$$

где 10 В – заданное напряжение на микросхеме.

Микросхема К584ИМ1 соответствует техническим условиям СК0.348.354 и пригодна для эксплуатации.

Дата выпуска

Место для
штампа ОТК

ОТК
88

ПЕРЕЧЕНЬ

принятых сокращений и условных обозначений

ШИН ВЫХ	- шина выходная	МИВ	- мультиплексор ввода
ШИН ВХ	- шина входная	МТИВ	- мультиплексор вывода
ШИН АДР	- шина адресная	МПРР	- мультиплексор рабочего регистра
АДР	- адрес	МЛАДР	- мультиплексор адреса
АЛУ	- арифметико-логическое устройство	МСДНМВ	- мультиплексор сдвига влево
ПАЛУ	- перенос АЛУ	МСДНМР	- мультиплексор сдвига вправо
ВХ ПАЛУ	- вход переноса АЛУ	РО	- регистр операций
ПАМ	- программируемая логическая матрица	БСЛР	- блок селекции разрядов
КОП	- код операции	БПУ	- блок позиционного управления
ПРСЧ	- программный счетчик	СДЛЦЛВ(ПР)	- сдвиг циклический левый (правый)
РОН	- регистр общего назначения	СДЛЦЛВ(ПР)	- сдвиг логический левый (правый)
БР	- рабочий регистр	ПОЗ.1	- позиция 1
РЛ	- регистр дополнительный	СИ	- синхропульс
БИК	- блок инкрементора	СТ.БИТ	- старший бит
БИ	- блок инвертора	БФ	- блок формирования
МПЛ	- мультиплексор	БПЛМ	- блок программируемой логической матрицы
МСМ	- мультиплексор магистрали		