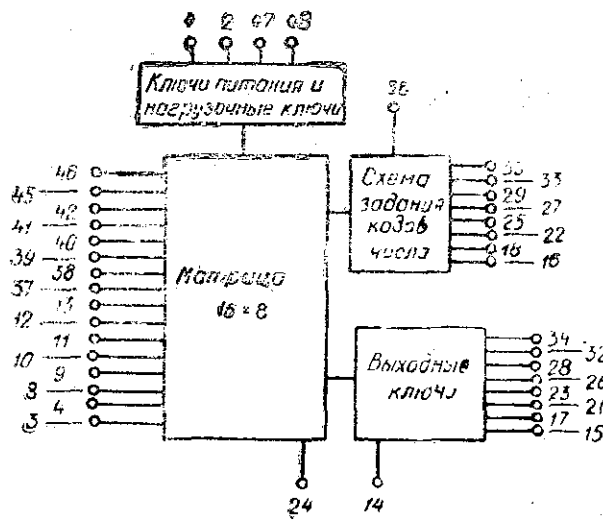


ПЗУ С ЭЛЕКТРИЧЕСКОЙ СМЕНОЙ ИНФОРМАЦИИ ЕМКОСТЬЮ 128 БИТ 519PE1 БКО.347.070 ТУ, К519PE1 (А, Б) БКО.348.193 ТУ

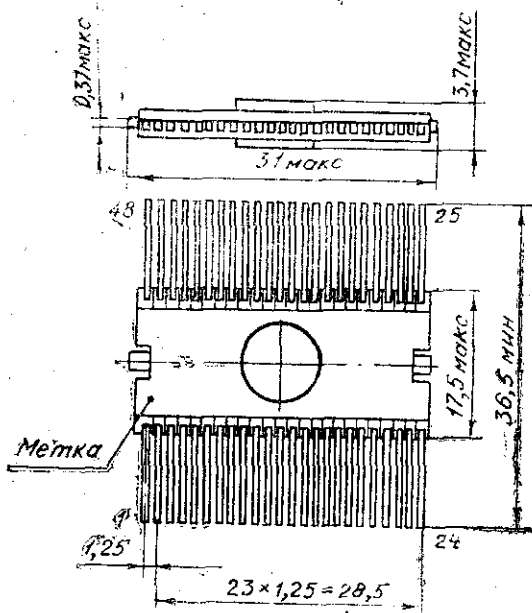
- Полупроводниковые микросхемы 519PE1, К519PE1 предназначены для построения электрически перепрограммируемой постоянной памяти ЭЦВМ, систем сбора и обработки информации, систем управления и автоматики

Тип корпуса 244.48-1
Масса не более 7 г

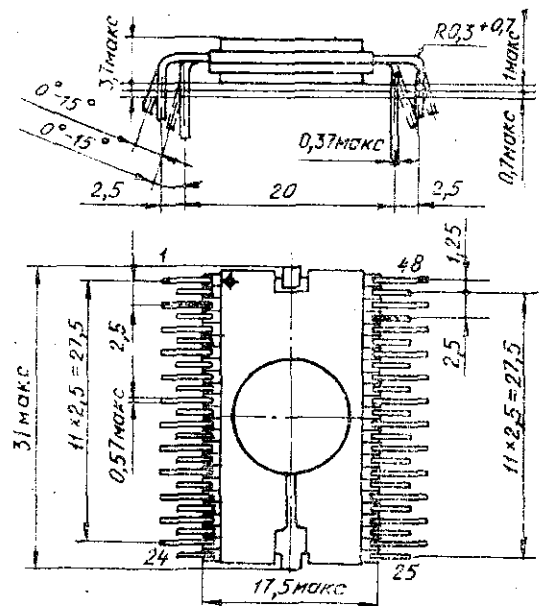


Функциональная схема

Вывод	Назначение	Вывод	Назначение
1	Напряжение питания записи	25	Код числа 4
2	Напряжение смещения записи	26	Выход 5
3, 4	Входы матрицы 1, 3	27	Код числа 5
5, 6, 7	Свободные	28	Выход 6
8, 9, 10	Входы матрицы 5, 7, 9	29	Код числа 6
11, 12	11, 13, 15	30, 31	Свободные
13		32	Выход 7
14	Выбор кристалла при считывании	33	Код числа 7
15	Выход 1	34	Выход 8
16	Код числа 1	35	Код числа 8
17	Выход 2	36	Запрет записи
18	Код числа 2	37, 38	Входы матрицы 16, 14, 12
19, 20	Свободные	39	10, 8, 6
21	Выход 3	40, 41	Свободные
22	Код числа 3	42	Входы матрицы 4, 2
23	Выход 4	43, 44	Свободные
24	Общий	45, 46	Входы матрицы 4, 2
		47	Напряжение питания считывания
		48	Напряжение смещения считывания



Габаритные размеры корпуса микросхемы и назначение выводов



Габаритный чертеж после формовки

ЭКСПЛУАТАЦИОННЫЕ ДАННЫЕ В ДИАПАЗОНЕ ТЕМПЕРАТУР ОТ МИНУС 60 ДО +85°C ДЛЯ МИКРОСХЕМ 519PE1 И В ДИАПАЗОНЕ ОТ МИНУС 45 ДО +55°C ДЛЯ МИКРОСХЕМ К519PE1 (А,Б)

	<u>519PE1</u>	<u>К519PE1 (А, Б)</u>
Информационная емкость	128 бит	128 бит
Организация матрицы	16×8	16×8
Время считывания по уровню 0,5 на нагрузке 1кОм и емкости 30 пФ при фронте импульса 25 нс	≤250 нс	≤250 нс
Время стирания/записи	5÷7 мс	5÷7 мс
Выходной ток в режиме «считывание»		
логического «0»	≥50 мкА	≥50 мкА
логической «1»	≤5 мкА	≤5 мкА
Время хранения информации при отключении питания	≥2000	2000 ч для группы А, 500 ч для группы Б
Суммарное время считывания на строку	≥100 ч	>100 ч
Количество циклов стирание/запись	≥10 ⁴	≥10 ⁴
Максимальная мощность, потребляемая в режиме считывания	≤0,2 мВт/бит	≤0,2 мВт/бит
Емкость выводов «входы матрицы»	≤15 пФ	≤15 пФ
Емкость выводов «выходы»	≤10 пФ	≤10 пФ
Рекомендуемый коэффициент объединения по одноименным входам и выходам матрицы	≤32	≤32
по выходам (с сохранением времени считывания)	≤8	≤8
РЕЖИМЫ РАБОТЫ		
Напряжение на входах в режиме «стирание»	48 В ±10%	48 В ±5%
Напряжение на входах в режиме «запись»	-48 В ±10%	-48 В ±5%
Напряжение на входах в режиме «считывание»	-(5±5,5) В	-(5±5,5) В
Напряжение на входе «выбор кристалла при считывании»	-9 В ±10%	-9 В ±5%
Напряжение на входах «код числа»	-9 В ±10%	-9 В ±5%
Напряжение смещения записи	-48 В ±10%	-48 В ±5%
Напряжение питания записи	-48 В ±10%	-48 В ±5%
Напряжение смещения считывания	-24 В ±10%	-24 В ±5%
Напряжение питания считывания	-9 В ±10%	-9 В ±5%
УСЛОВИЯ ЭКСПЛУАТАЦИИ		
Температура окружающей среды	-60÷ +85 °С	-45÷ +55 °С
Относительная влажность при температуре +40°C для 519PE1, +25°C для К519PE1	98%	98%
Вибрационные нагрузки в диапазоне частот 1÷3000 Гц для 519PE1, 1÷600 Гц для К519PE1	до 20 г	10 г
Множественные ударные нагрузки	до 75 г	75 г
Одиночные удары	до 500 г	—
Линейные нагрузки	до 150 г	25 г
Повышенное атмосферное давление	3 ата	—
Пониженное атмосферное давление	до 5 мм рт. ст.	—
ПРЕДЕЛЬНО ДОПУСТИМЫЕ ЭЛЕКТРИЧЕСКИЕ РЕЖИМЫ		
Напряжение питания записи	-53 В	-51 В
Напряжение смещения записи	-53 В	-51 В
Напряжение питания считывания	-12 В	-12 В
Напряжение смещения считывания	-28 В	-28 В
Напряжение на входах в режиме «запись»	-53 В	-51 В
Напряжение на входах в режиме «стирание»	53 В	51 В
Длительность импульса записи «стирание»	5÷7 мс	5÷7 мс

РАБОТА МИКРОСХЕМЫ

Настоящее устройство представляет собой матрицу ЭППЗУ емкостью 128 бит. Организация ЗУ—16 восьмиразрядных слов. Запись, стирание и считывание информации производится по словам.

Режим стирания. В режиме стирания на входы матрицы построчно подается напряжение $U_{\text{стир}}$ длительностью 5 мс.

В этом режиме запоминающие ячейки в строке устанавливаются одновременно в состояние логического «0». Возможно также общее стирание, которое осуществляется одновременной подачей напряжения стирания на все входы матрицы.

Режим записи информации. Запись осуществляется одновременно в восемь разрядов одного слова из шестнадцати. Для этого в начале подаются напряжения питания записи и смещения записи и ко входам матрицы прикладывается построчно отрицательное напряжение ($U_{\text{зап}}$). Для записи логической «1» в ячейки этой строки необходимо в это время подать напряжение логическая «1» на соответствующие входы транзисторов «кода числа» и напряжение логический «0», где нужно сохранять в ячейках ранее записанную информацию (логический «0»). Для блокировки записи при объединении нескольких схем в блок ЗУ используется вывод «запрет записи». Для осуществления записи в выбранную матрицу этот вывод соединяется с подложкой, а на невыбранные матрицы подается напряжение запрета записи —9 В.

Режим считывания. В режиме считывания на выходы «питание считывания» и «смещение считывания» подается напряжение соответственно —9 и —24 В. На вывод «выбор кристалла при считывании» подается напряжение —9 В. Информация из запоминающей ячейки считывается импульсом напряжения считывания требуемой длительности, прикладываемым выборочно к входам матрицы. Содержимое восьми ячеек (разрядов) выбранного слова фиксируется одновременно на выходах 1÷8 по наличию тока в нагрузке. Если запоминающая ячейка находится в состоянии логического «0» (низкое пороговое напряжение), то на выходе появляется ток считывания, а в состоянии логической «1» тока практически нет.

РАБОТА МАТРИЦЫ ЭППЗУ

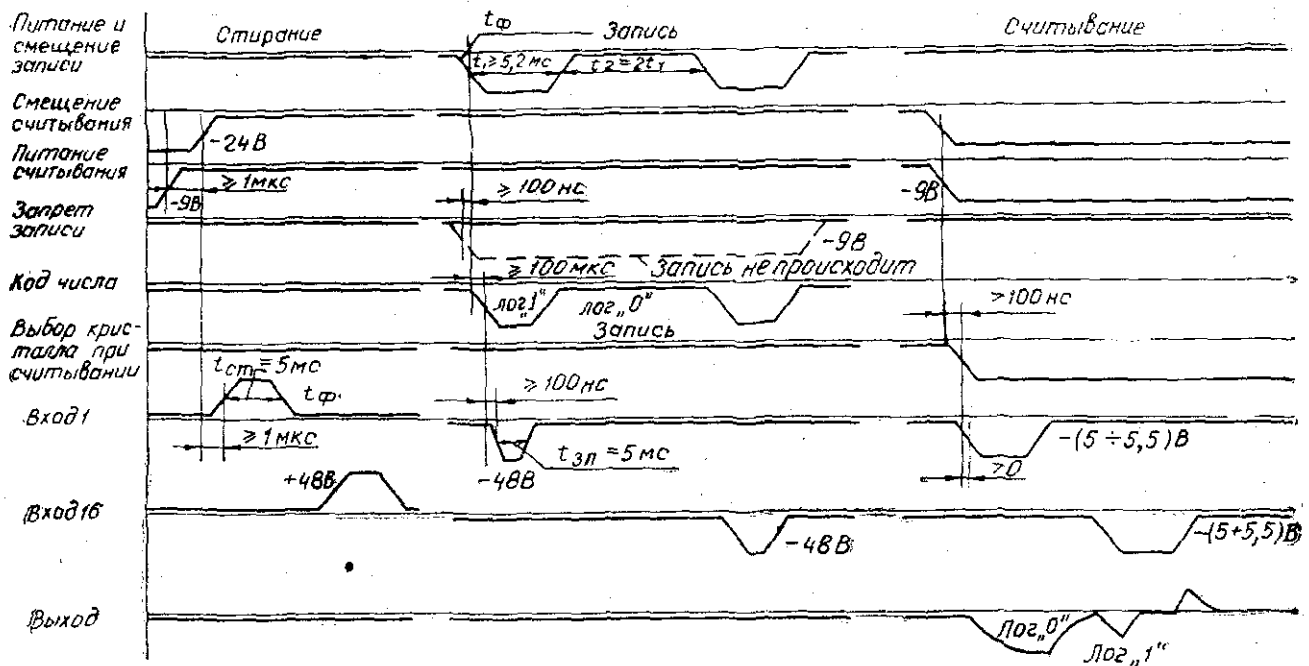
Схема ЭППЗУ работает в трех основных режимах:

Выход	Стирание	Запись	Считывание
Питание записи	лог. „0“	—48 В	лог. „0“
Смещение записи	лог. „0“	—48 В	лог. „0“
Питание считывания	лог. „0“	лог. „0“	—9 В
Смещение считывания	лог. „0“	лог. „0“	—24 В
Входы матрицы	+48 В выборочно или одновременно $t_c = 5$ мс, на все остальные лог. „0“	—48 В выборочно, $t_3 = 5$ мс на все остальные лог. „0“	Выборочно —5 В, на все остальные выводы лог. „0“
Код числа	лог. „0“	При записи в ячейку лог. „1“ подается —9 В, на все остальные выводы лог. „0“	лог. „0“
Выбор кристалла при считывании	лог. „0“	лог. „0“	—9 В

Выход Сопротивление нагрузки

Выход	Сопровождающие сигналы	Сопротивление нагрузки	Сопротивление нагрузки
Запрет записи	лог. „0“	лог. „0“ для выбранных матриц, лог. „1“ для невыбранных матриц (—9 В)	лог. „0“
Подложка	общий	общий	общий

Примечания. 1. Уровень лог. «0» по всем сигнальным входам не должен превышать $0,4 \div -0,4$ В. 2. В режиме «стирание» по входам матрицы 1÷16 уровень сигнал лог. «0» ≤ 1 В. 3. Сопротивление нагрузки выбирается и требуемого времени считывания и уровня выходного сигнала > 50 Ом. 4. Выводы «питание записи» и «смещение записи» должны быть объединены.



Рекомендуемая временная диаграмма работы микросхем K519PE1, 519PE1 ($t_{\Phi} = (100 \div 200) \text{ мкс}$)

ПОСТРОЕНИЕ БЛОКОВ ПАМЯТИ НА ОСНОВЕ МИКРОСХЕМ 519PE1

Так как в микросхеме ЭППЗУ предусмотрены схемы выбора кристалла при считывании и при записи, то наращивание емкости ЗУ осуществляется непосредственным соединением соответствующих входов и выходов микросхемы с управлением каждой микросхемой в режиме считывания по входам «выбор кристалла при считывании», а в режиме записи — «запрет записи». При стирании блокировка не осуществляется и стирание информации производится по всей строке, поэтому необходимо при стирании одного слова в блоке хранить не меняющуюся информацию из данной строки в промежуточном буферном устройстве и при записи новой информации перезаписать также и остальные слова в строке. При общем стирании информации в ЗУ промежуточное буферное устройство не требуется.

При заданных требованиях к количеству слов в блоке и числу разрядов в слове количество модулей памяти в столбце определяется:

$$M = \frac{\text{количество слов}}{16}$$

количество модулей в строке:

$$N = \frac{\text{количество разрядов}}{8}$$

При объединении модулей необходимо учитывать следующее.

Каждый вывод микросхемы представляет собой емкостную нагрузку и при непосредственном объединении соответствующих выводов эта нагрузка возрастает. При объединении выходов это приводит к увеличению времени считывания, а при объединении управляющих электродов («входы матрицы», «выбор кристалла», «запрет записи») к повышению требований к нагрузочной способности схем управления, то есть способности формировать импульсы с фронтами заданной длительности на соответствующей емкостной нагрузке.

При объединении входов матрицы в режиме записи возрастает время действия высокого напряжения на элемент памяти, что приводит к ухудшению блокировки логического «0». Поэтому рекомендуемый коэффициент объединения по входам не более 32 выводов.

При разработке дешифраторов и согласователей уровня по всем входам необходимо задавать сопротивление открытых ключей в состоянии логического «0» на выходе ключей менее 1,0 кОм (по отношению к общему выводу).

При конструировании блоков памяти необходимо принимать меры для уменьшения паразитных емкостей между цепями управляющих сигналов (сигналы входа матрицы, выбора кристалла при считывании) и выходными для уменьшения уровня помехи на выходах от входных сигналов.

Конкретная схема блока ЗУ определяется разработчиком блока в зависимости от условий его работы и требуемых характеристик.

В качестве примера приведен вариант построения блока памяти емкостью 16M × 8N разрядных слов (рис. 1).

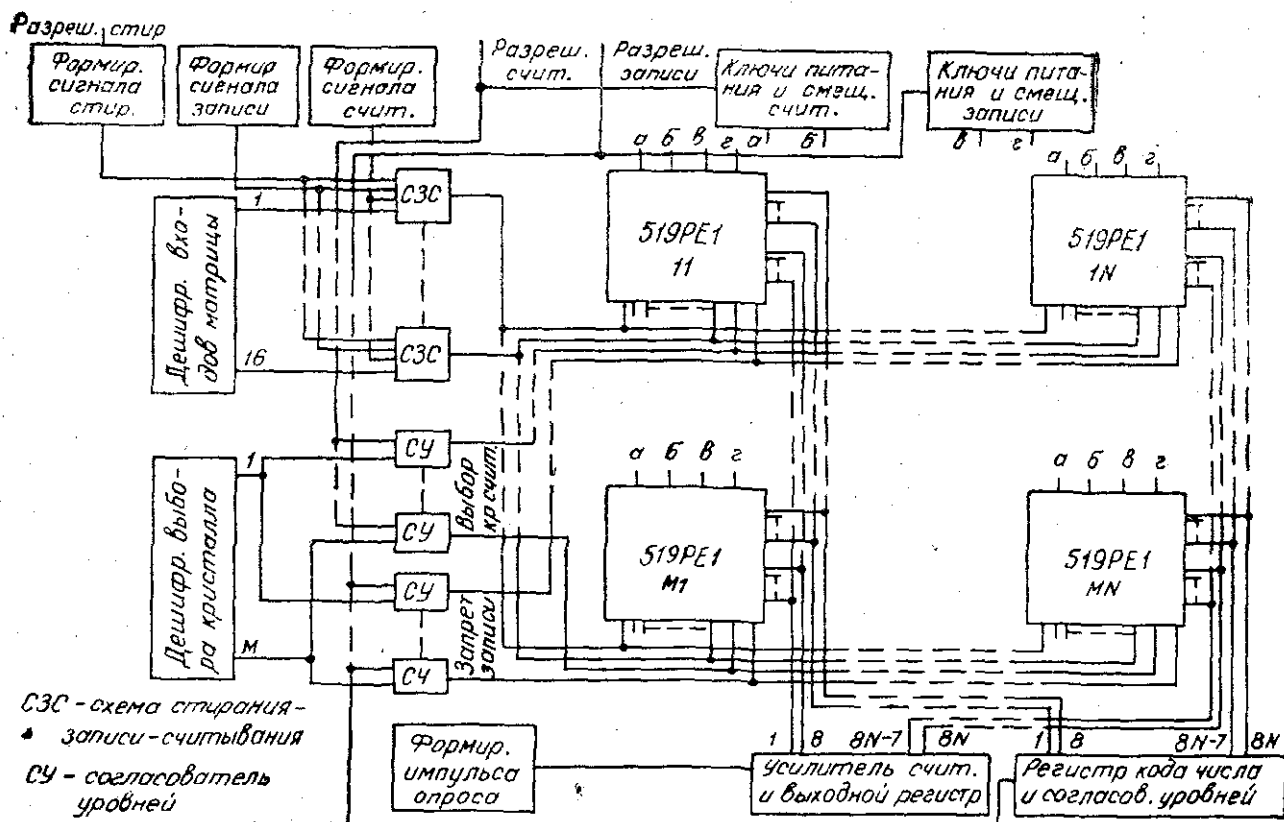


Рис. 1. Функциональная схема блока ЭПЗУ

Блок работает следующим образом. В режиме стирания вход матрицы выбирается дешифратором входов, на соответствующем выходе которого появляется сигнал логическая «1», поступающий на схему: стирания—записи—считывания (СЗС). На вход разрешения стирания поступает команда разрешения стирания. Затем производится запуск формирователя длительности сигнала стирания, выходной импульс которого (логическая «1») поступает на входы схем СЗС. С выхода схемы СЗС, на 2-х входах которой совпали два сигнала логической «1», снимается положительный импульс напряжения стирания амплитудой 48 В. Так как соответствующие входы микросхем объединены, стирается информация по выбранному входу во всех микросхемах.

При стирании источник питания считывания не менее чем за 1 мкс, а затем источник смещения считывания не менее чем за 100 нс до появления фронта импульса стирания должны быть отключены от модулей ППЗУ. Логические уровни на входах «код числа», «выбор кристалла» не влияют на стирание.

В режиме записи нужное слово выбирается дешифраторами «выбор кристалла» и «входы матрицы». С приходом команды разрешения записи включаются источники питания и смещения записи (используется общий источник), на выводах «запрет записи» модулей выбранной строки устанавливается нулевое напряжение-разрешение записи, на выводы «код числа»

поступает код записываемого слова. Затем производится запуск формирователя сигнала записи и с выхода схемы СЗС, на входах которой совпали два сигнала логическая «1», снимается отрицательный импульс записи амплитудой 48 В. Фронт импульса записи должен быть задержан относительно фронта включения источников записи не менее чем на 100 мкс. Так как соответствующие входы матриц объединены, то для записи всех слов по одному входу

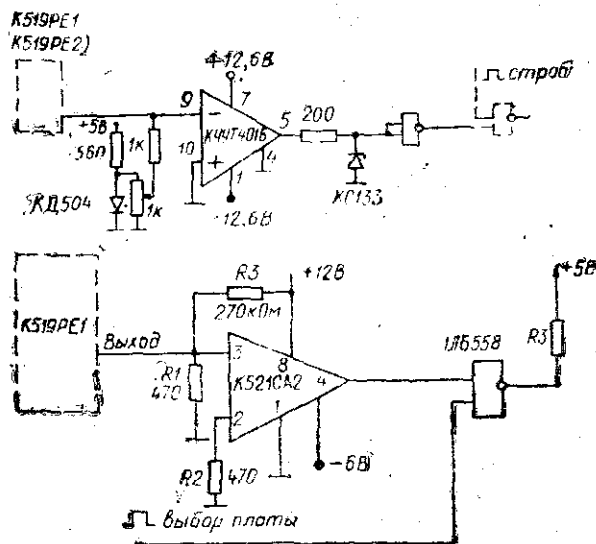
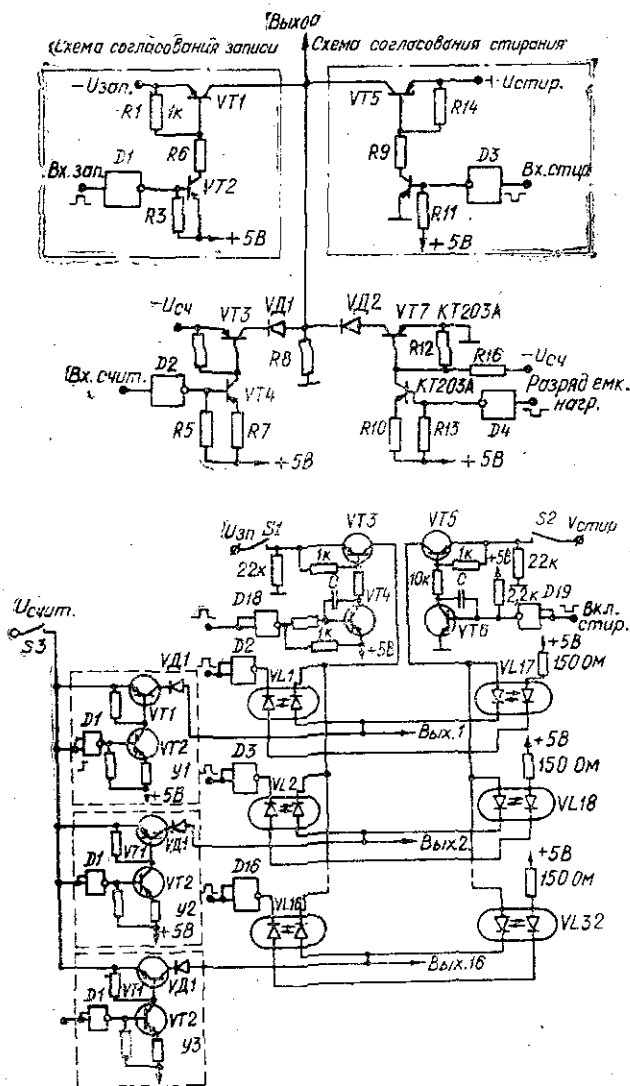


Рис. 2. Схемы согласователей уровня по выходам микросхемы



Позиц. обозн.	Наименование	Позиц. обозн.	Наименование
VT6, VT1, VT3	Транзисторы КТ315И	S1 ... S3	Реле РЭС49, РЭС64
VT2	Транзистор КТ361 (КТ203А)	VL1 ... VL32	Диодный оптрон АОУ108А
VT4, VT5	Транзисторы КТ203А	D1 ... D19	Микросхемы К11Б558
		C	Конденсатор 1500 пФ

Рис. 3. Схемы согласователей уровня по входам микросхемы

матрицы необходимо время $M \times t_3$ (время записи одного слова), то есть при таком построении блока M не должно превышать 32.

При считывании выбор слова осуществляется так же, как и при записи. На выводе «выбор кристалла» выбранной строки устанавливается напряжение $-9 В$, а на выбранном входе матрицы — напряжение считывания. Через время, достаточное для установления на выходах модулей ППЗУ логических уровней, соответствующих хранящейся информации, запускается формирователь импульса спроса, по которому информация переписывается в выходной регистр.

Управляющие сигналы (импульсы считывания, выбор кристалла) должны быть задержаны относительно включения источников питания и смещения считывания не менее чем на 100 мкс. Возможные варианты схем согласователей уровня приведены на рис. 2, 3.

РЕКОМЕНДАЦИИ ПО ПРИМЕНЕНИЮ

При эксплуатации необходимы тщательные меры предосторожности в целях защиты микросхем от воздействия статического электричества:

1. Пайку микросхем на платы производить с формованными выводами. При монтаже на платы устанавливается зазор между микросхемами $0,7 \pm 0,3$ мм. Формовка выводов микросхем производится по чертежу. Допускается только однократная формовка. Формовочное устройство должно быть заземлено.
2. При хранении и транспортировке выводы микросхемы должны быть замкнуты между собой. После снятия закоротки необходимо принять меры по защите микросхемы от воздействия статического электричества.
3. Работы с микросхемами должны вестись в антистатической одежде.
4. Все работы, требующие непосредственного соприкосновения с микросхемами, тарой или платой, на которых находятся микросхемы, должны производиться на металлическом заземленном листе.
5. Соприкосновение с микросхемами, тарой или платой, на которых находятся микросхемы, должно производиться только с заземленным кольцом на руке оператора (сопротивление заземления $0,5 \pm 1,2$ МОм).
6. Пайку микросхем желательно выполнять паяльником ($U = 6-12 В$), нагретым до $260^\circ C$, в течение ≤ 2 с, приняв меры, исключающие повреждение микросхем из-за перегрева и механических усилий. Пайка допускается на расстоянии $\geq 0,7$ мм от нижней плоскости основания. В момент пайки все выводы должны быть закорочены. При пайке не допускается попадание флюса на корпус прибора. Пайку рекомендуется начинать с 24-го вывода.
- При пайке должен быть обеспечен надежный теплоотвод от места пайки и корпуса прибора.
7. Микросхемы в блоках аппаратуры рекомендуется покрывать не менее, чем двумя слоями лака УР-231 или Э-4100, обеспечивающих лучшую работоспособность микросхем в условиях повышенной влажности, морского тумана, инея и росы.
8. Запрещается эксплуатация микросхем после демонтажа.
9. Запрещается эксплуатация приборов в предельно допустимых режимах.
10. Запрещается подводить какие-либо электрические сигналы (в том числе шины «питание» и «земля») к корпусу и к свободным выводам микросхемы.

11. Запрещается в режиме стирания подавать на выходы напряжение питания записи, смещения записи, смещения считывания, питания считывания.

12. Запрещается в режиме записи подавать напряжение смещения считывания, а в режиме считывания — напряжение питания записи и напряжение смещения записи.

13. Рекомендуется соблюдение условий питания микросхемы: $U_{п. зп} = U_{см. зп} = U_{вх. зп}$ (от одного источника питания);

$U_{п. сч} = U_{к. ч} = U_{в. кр. сч} = U_{з. зп}$ (от одного источника питания); $|U_{вх. зп}| = |U_{вх. ст}|$.

14. Стирание информации производить только после перевода блока ЭПЗУ в режим считывания и разряда внутренних емкостей микросхемы, для чего необходимо производить от-

ключение источников питания в следующей последовательности:

— Подключить вывод микросхемы $U_{пит. сч}$ (47) к «общему» (лог. «0»);

— через время ≥ 1 мкс подключить вывод $U_{см. сч}$ (48) к «общему»;

— перевести ЭПЗУ в режим стирания и через время ≥ 100 нс подать напряжение стирания на входы матрицы.

15. Для предотвращения ложной записи информации при работе в блоках ЗУ с количеством слов более 16 или временем подачи напряжения питания записи и смещения записи (1, 2 выходы) более 2 с необходимо подавать напряжение на объединенные выходы $U_{пит. зп}$, $U_{см. зп}$ импульсом с перекрытием длительности импульса записи на входе матрицы по ≥ 100 мкс в начале и конце импульса.