

МИКРОЭЛЕКТРОНИКА

УДК 621.382.81

*К. А. ВАЛИЕВ, В. Я. КОНТАРЕВ, Б. В. ОРЛОВ, О. Л. КРАМАРЕНКО,
С. И. НАЗАРОВ, В. Н. СТРУКОВ, Ю. А. РАЙНОВ*

ПОЛУПРОВОДНИКОВЫЕ ЛОГИЧЕСКИЕ ИНТЕГРАЛЬНЫЕ СХЕМЫ СВЕРХВЫСОКОГО БЫСТРОДЕЙСТВИЯ

Рассматриваются принципиальные схемы и электрические характеристики отечественных серий полупроводниковых логических микросхем Д34 и Д35, работающих по принципу переключения тока.

Для достижения высокого быстродействия ЦВМ наиболее перспективны цифровые схемы, построенные по принципу переключения токов (ТЛПТ).

Высокое быстродействие обеспечивается ненасыщенным режимом работы транзисторов, малым логическим перепадом ($\sim 0,7\text{--}0,8$ в) и малым выходным импедансом, который уменьшает влияние нагрузочных емкостей.

Многие фирмы США выпускают серии монолитных ИС типа ТЛПТ с временем задержки распространения сигнала 2—10 нсек.

В настоящее время разработаны две отечественные серии логических полупроводниковых ИС типа ТЛПТ серии Д34 и Д35. Они одинаковы по составу и включают в себя:

трехходовой логический элемент ИЛИ—НЕ/ИЛИ (рис. 1, а);
сдвоенный трехходовой логический элемент ИЛИ—НЕ (рис. 1, б);
сдвоенный трехходовой расширитель (рис. 1, в);
источник опорного напряжения E_{op} (рис. 1, г).

Серии Д34 и Д35, отличаясь по быстродействию и потребляемой мощности, имеют одинаковые напряжения питания и логические уровни, что обеспечивает возможность их совместного применения.

Наличие прямого и инверсного выходов в логических схемах типа ТЛПТ позволяет уменьшить количество схем, необходимое для выполнения определенной логической функции на 20—30% по сравнению со схемами других типов.

Логическое расширение по входам (первый уровень функции ИЛИ) и по выходам (второй уровень функции ИЛИ) не связано с увеличением потребляемой мощности, как это имеет место в схемах типа ДТЛ и ТТЛ.

Эмиттерные повторители на выходе обеспечивают большой коэффициент разветвления по выходу.

Для ИС типа ТЛПТ характерна незначительная генерация помех в цепях питания, а также помех индуктивного характера между близко лежащими шинами, так как изменение токов в шинах составляет не более 2—3 ма. Взаимные емкостные помехи между сигнальными ши-

нами малы, так как выходной импеданс низкий, а логический перепад незначительный (0,7 в).

Серии схем типа Д34 и Д35 изготавливают по планарно-эпитаксиальной технологии с использованием низкоомных диффузионных «скрытых» слоев. Они имеют конструктивное исполнение, аналогичное серии Д33 [1].

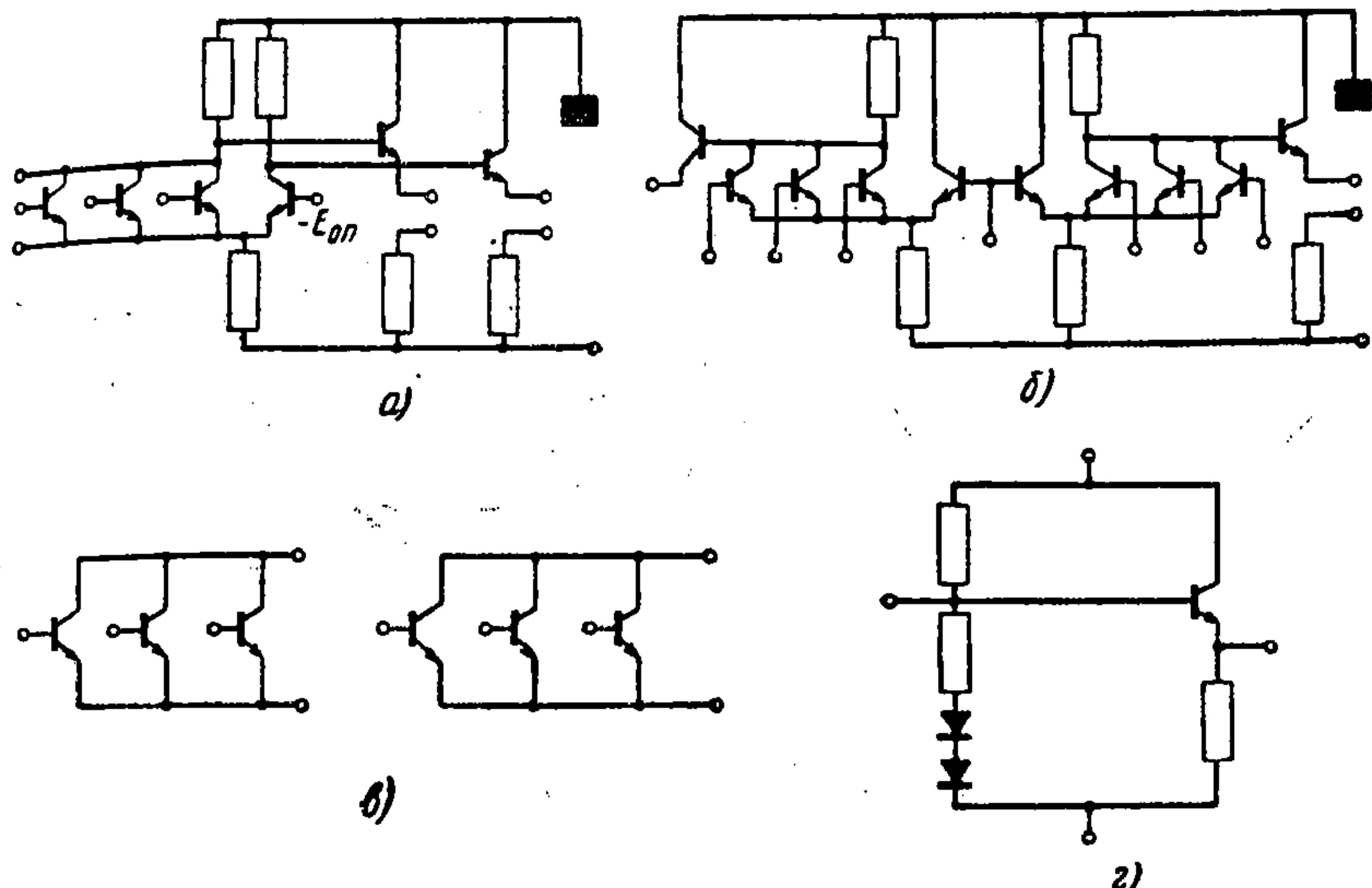


Рис. 1. Схемы серий Д34, Д35.

Основные параметры интегральных схем серии Д34 и Д35 приведены в таблице. Здесь же для сравнения даны параметры наиболее распространенных ИС серии MECL фирмы Motorola [2].

Тип схем	Время задержки распространения сигнала, нсек	Потребляемая мощность, мвт
Д35	10	40
MECL-I	11	35
Д34	4	80
MECL-II	4	70

Время задержки распространения сигнала для ИС серии Д34 и Д35 измеряется при емкости нагрузки $C_n = 15 \text{ пФ}$, для ИС остальных серий — при $C_n = 10 \text{ пФ}$.

Амплитуда допустимой статической помехи по входу ($U_p = 200 \text{ мв}$) и коэффициент разветвления по выходу ($N=15$) одинаковы для всех ИС серий, приведенных в таблице.

На рис. 2 приведены передаточные характеристики для прямого и инверсного выходов схемы, пунктиром показана зона разброса характеристик. Из рисунка видно, что типовой уровень логической «1» равен 0,76 в, уровень логического «0» — 1,51 в.

Логический элемент ИЛИ—НЕ/ИЛИ (рис. 1, a) имеет выводы для присоединения расширителя (рис. 1, e), что позволяет увеличивать количество входов до 9. При этом задержка распространения увеличивается на 2,5—3 нсек при подключении одного трехходового расшири-

теля. Для образования логической функции ИЛИ по выходу используется только одно сопротивление из всех объединяемых эмиттерных повторителей. Задержка распространения при этом увеличивается на 1—2 нсек при подключении каждой объединяемой схемы.

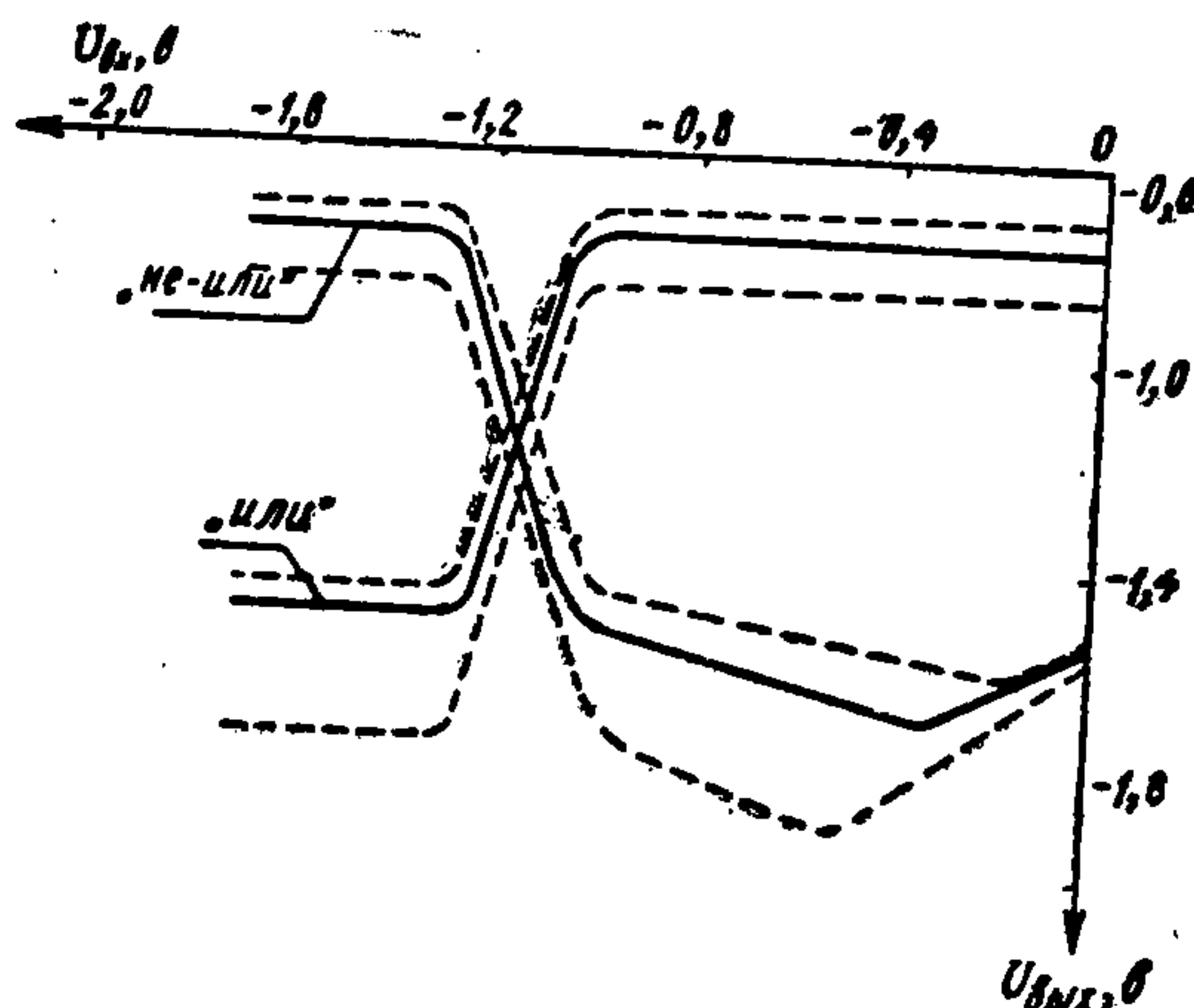


Рис. 2. Передаточные характеристики логического элемента ИЛИ/НЕ—ИЛИ.

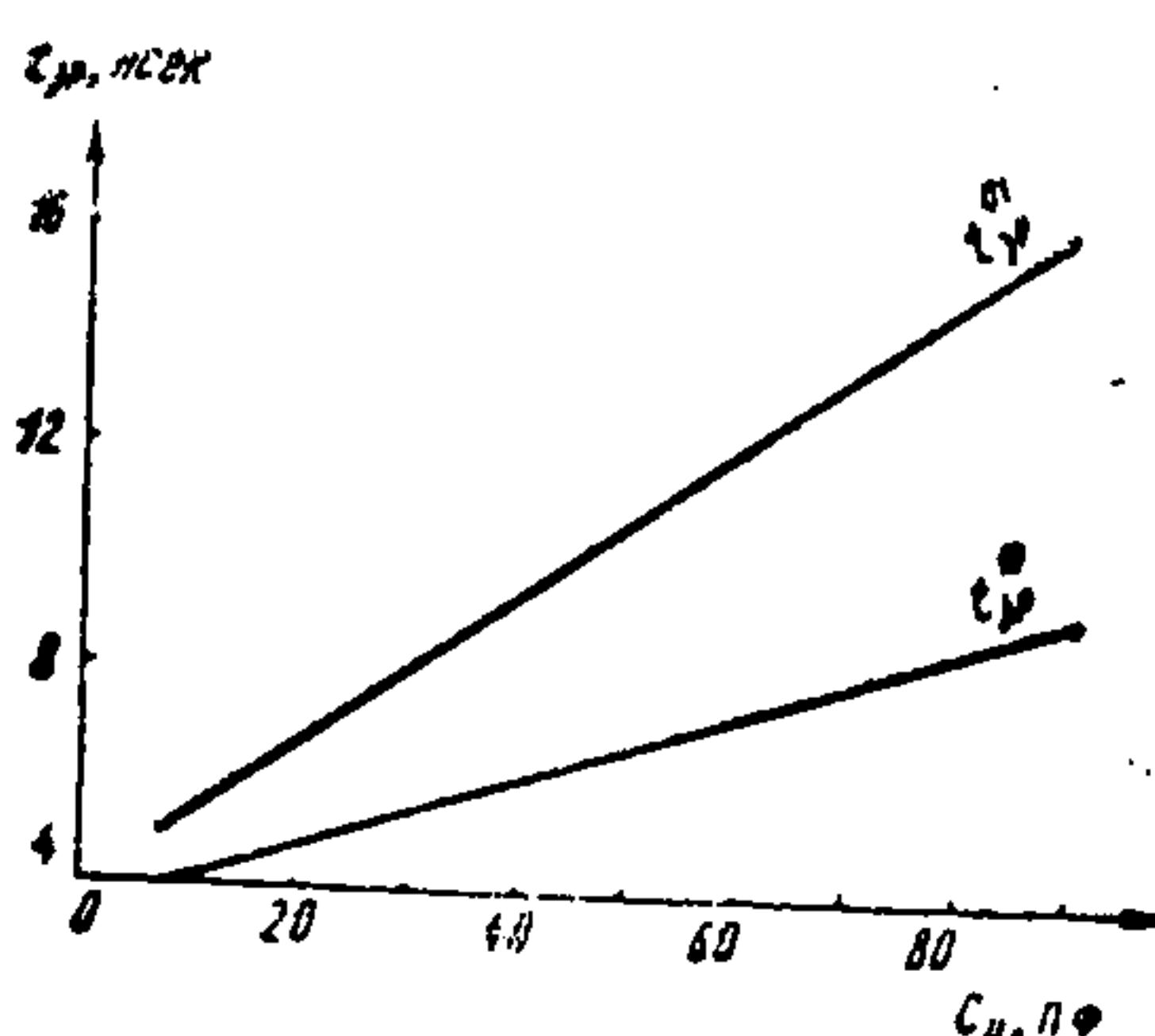


Рис. 3. Зависимость быстродействия ИС Д35 от емкости нагрузки, где $t_{\text{зр}}^{01}$ и $t_{\text{зр}}^{10}$ — время задержки распространения сигнала при переключении в состояния логических «1» и «0», соответственно.

На рис. 3 приведены зависимости времени задержки переключения от емкостной нагрузки. Из рисунка видно, что задержки заметно увеличиваются при увеличении емкости нагрузки, но они мало изменяются в диапазоне температур.

Также логично отметить, что мощность потребления практически не зависит от температуры.

Рассмотренные в статье две серии ИС типа Д34 и Д35 являются первыми отечественными полупроводниковыми монолитными ИС на токовых ключах.

Базовая технология, предназначенная для изготовления описанных ИС, позволяет значительно расширить состав серии быстродействующих схем.

Статья поступила 24 января 1969 г.

ЛИТЕРАТУРА

1. Валиев К. А. и др. Комплекс логических полупроводниковых интегральных схем типа ТГЛ. См. настоящий сборник, стр. 4.
2. Проспекты фирмы «Motorola». 1968.