

## МИКРОЭЛЕКТРОНИКА

УДК 621.382.82

Б. А. БЕЗБОРОДНИКОВ, М. И. ЛУКАСЕВИЧ, И. М. БОГДАНОВ.  
Г. И. БАРАНОВА

## РАЗРАБОТКА СЕРИИ ПОЛУПРОВОДНИКОВЫХ ИНТЕГРАЛЬНЫХ ЛОГИЧЕСКИХ СХЕМ СРЕДНЕГО БЫСТРОДЕЙСТВИЯ

Излагаются основные результаты работы по созданию серии полупроводниковых интегральных логических схем среднего быстродействия, приводятся технические характеристики полученных схем и кратко обсуждаются перспективы разработанной базовой технологии. Особое внимание уделено системе обеспечения качества выпускаемых схем.

Среди выпускаемых и разрабатываемых интегральных схем особое место занимают логические схемы средней мощности и среднего быстродействия ( $P \leq 15 \text{ мвт}$ ,  $t_{\text{зад}} \leq 50 \text{ нсек}$ ). Схемы с такими параметрами применяются в самых разнообразных устройствах переработки дискретной информации, поэтому они должны быть надежными, технологичными и дешевыми. Исходя из этих требований, была разработана серия схем в составе: основной логический элемент П2113; логический элемент с повышенной нагрузочной способностью П2121; диодная сборка П2131.

В основу разработки положен планарно-эпитаксиальный метод с изоляцией компонентов схемы обратно смещенными  $p-n$  переходами. Отличительная черта разработанной технологии — использование низкоомного ( $\rho = 0,1 \text{ ом} \cdot \text{сек}$ ) эпитаксиального слоя с исходной толщиной  $\sim 22 \text{ мкм}$ , что позволило исключить необходимость создания специальных «скрытых»  $n^+$ -слоев для уменьшения сопротивления тела коллектора. Для производства интегральных схем с такой простейшей эпитаксиальной структурой требуется гораздо меньше технологических операций, чем при использовании более сложных эпитаксиальных структур. Появляется возможность одни и те же эпитаксиальные пленки применять для изготовления любых схем серии и относительно просто расширить номенклатуру выпускаемых схем без расширения номенклатуры эпитаксиальных структур. Кроме того, такой подход позволяет централизовать производство эпитаксиальных пленок на специализированном предприятии и получать эти пленки как обычные исходные материалы для производства схем. Следует отметить, что использование низкоомной эпитаксиальной пленки и, как следствие, повышенная концентрация примесей в базе и эмиттере, а также легирование золотом обусловливают повышенную устойчивость схем на основе таких структур к дестабилизирующим факторам. В то же время данная структура обеспечивает хорошие электрические параметры схем. Для иллюстрации приведем типовые реализуемые параметры выходного транзистора

схемы П2113, у которого  $U_{\text{эб проб}} \geq 6$  в,  $U_{\text{кб проб}} \geq 22$  в,  $U_{\text{кэ проб}} \geq 8$  в,  $U_{\text{кэ нас}} = 0,25 - 0,30$  в при  $I_{\text{k}} = 10$  ма,  $I_b = 1$  ма,  $C_s = 5 - 7$  пф при  $U_{\text{эб}} = 1$  в,  $C_k = 5 - 7$  пф при  $U_{\text{кб}} = 1$  в,  $C_{\text{k параз}} = 8 - 10$  пф при  $U_{\text{к подл}} = 1$  в,  $\tau_p = 20 - 40$  нсек при  $I_{61} = I_{62} = 1$  ма,  $I_{k1} = 3$  ма;  $H_{213} = 20 - 50$  при  $I_k = 5$  ма,  $U_{\text{кэ}} = 3$  в;  $f_t = 200 - 250$  Мгц при  $I_k = 5$  ма,  $U_{\text{кэ}} = 3$  в.

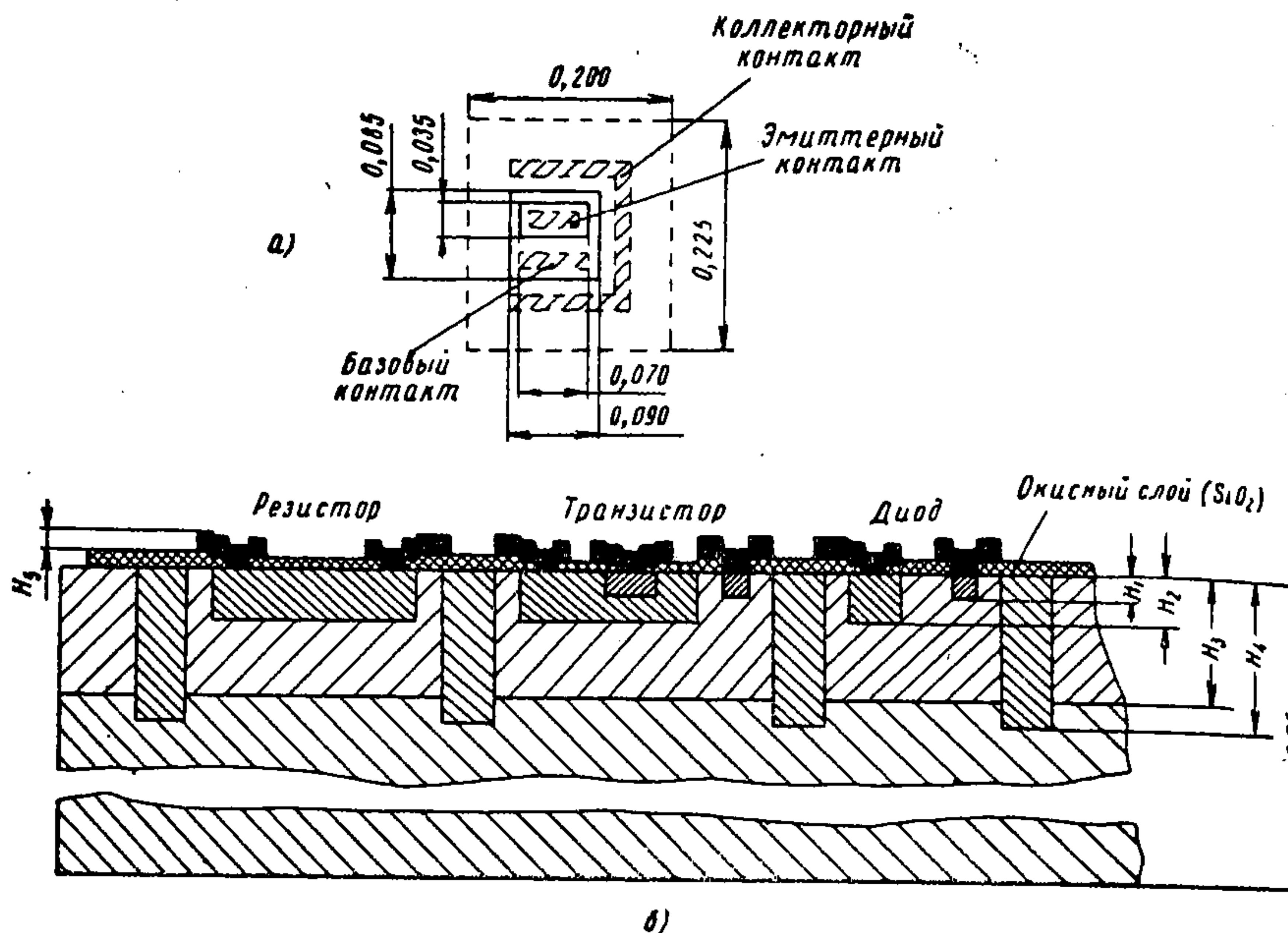


Рис. 1. Конфигурация транзистора (а) и структура интегральных твердых схем серии П21 (б). Форма областей, выполненных методом диффузии, показана условно.

Структура компонентов интегральных схем и конфигурация такого транзистора показаны на рис. 1. Параметры отдельных элементов структуры приведены в табл. 1.

Таблица 1

Элементы структуры кристалла	Тип проводимости	Используемый диффузант	Обозначение слоя	Толщина, мкм	Удельное сопротивление, ом/квадрат
Эмиттерная область	$n+$	Фосфор	$H_1$	1,9-2,1	2,0-3,5
Базовая область	$p$	Бор	$H_2$	2,7-3,0	180-220
Коллекторная область	$n$	-	$H_3$	18,7-25,3	-
Разделительная область	$p+$	Бор	$H_4$	28-32	2-8
Слой металлизации	-	-	$H_5$	1,0-1,5	-

Для создания транзистора и вообще всех элементов серии используются фотошаблоны с минимальным размером элементов 15 мкм и запасом на совмещение элементов на разных фотошаблонах 10 мкм, в то время как размер элементов 10 мкм и запас 5 мкм уже считаются освоенными в серийном производстве.

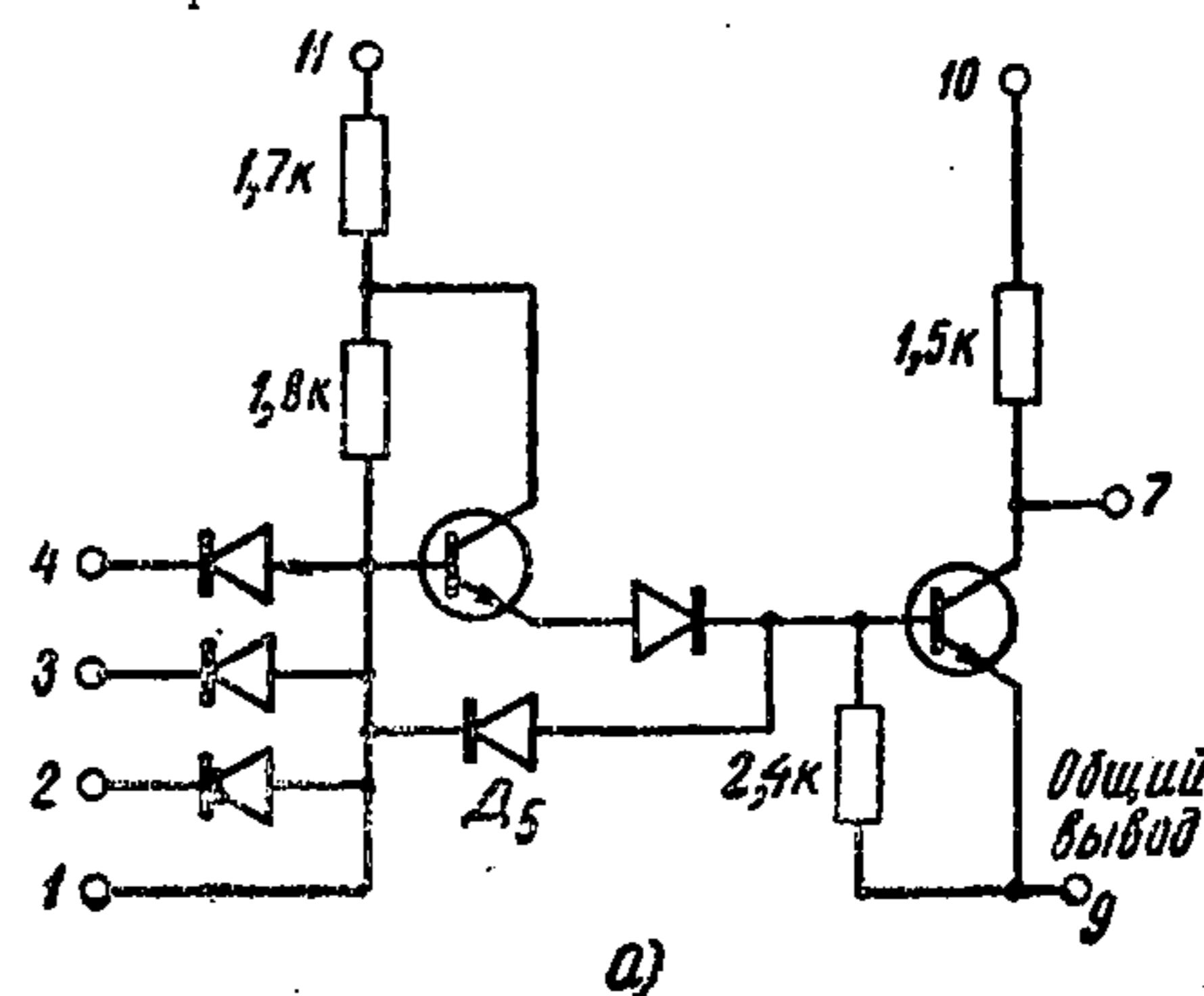
Высокое качество централизованно изготавляемых эпитаксиальных пленок, минимальное количество технологических операций, для выполнения которых требуется только типовой комплект оборудования для планарной технологии, большие технологические запасы на фотошаблоны и фотолитографию обеспечивают высокую технологичность производства разработанных схем, а следовательно, высокий процент выхода годных схем и их низкую стоимость.

Необходимо отметить, что возможности разработанной базовой технологии далеко не исчерпаны. Совершенствование технологии и оборудования, а также уменьшение геометрических размеров позволило в настоящее время на основе этой базовой технологии получить следующие параметры транзистора:  $C_s = 3 - 4 \text{ пФ}$ ,  $C_k = 3 - 4 \text{ пФ}$ ,  $f_t = 350 - 400 \text{ МГц}$ . Отдельные транзисторы имели  $f_t$  более 500 МГц.

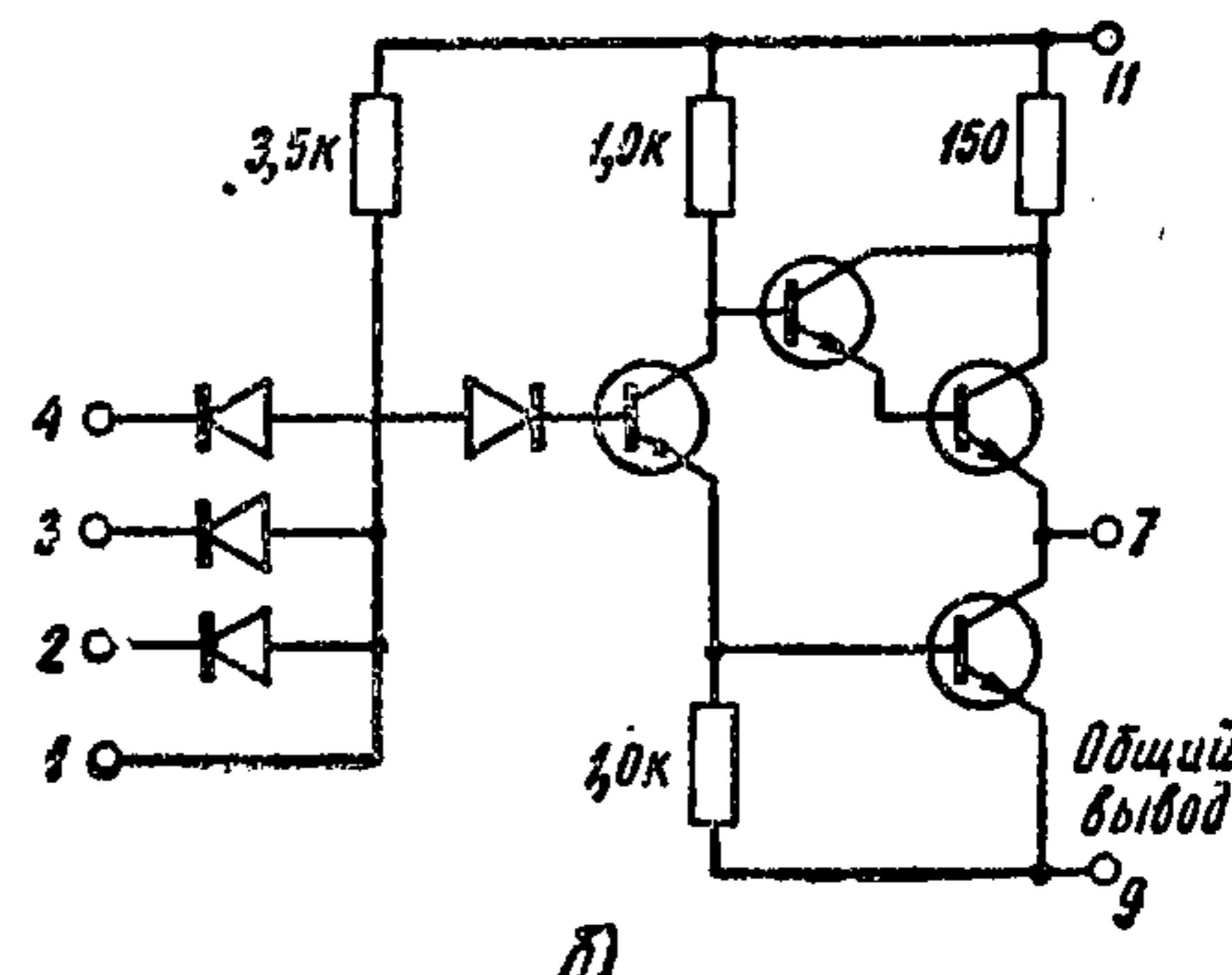
Принципиальные электрические схемы выпускаемых элементов серии П21 представлены на рис. 2.

Основной элемент серии П2113, выполняющий логическую функцию И-НЕ для положительных сигналов, построен на основе модифицированной диодно-транзисторной логики, что обеспечивает надежное переключение при отрицательных температурах. Диод  $D_5$  находится под обратным смещением и обеспечивает рассасывание заряда при выключении выходного транзистора. Это особенно важно при высоких температурах, когда время рассасывания возрастает. Таким образом, элемент П2113 оказывается сбалансированным по статическим и динамическим характеристикам во всем рабочем диапазоне температур от  $-60^\circ\text{C}$  до  $+125^\circ\text{C}$ .

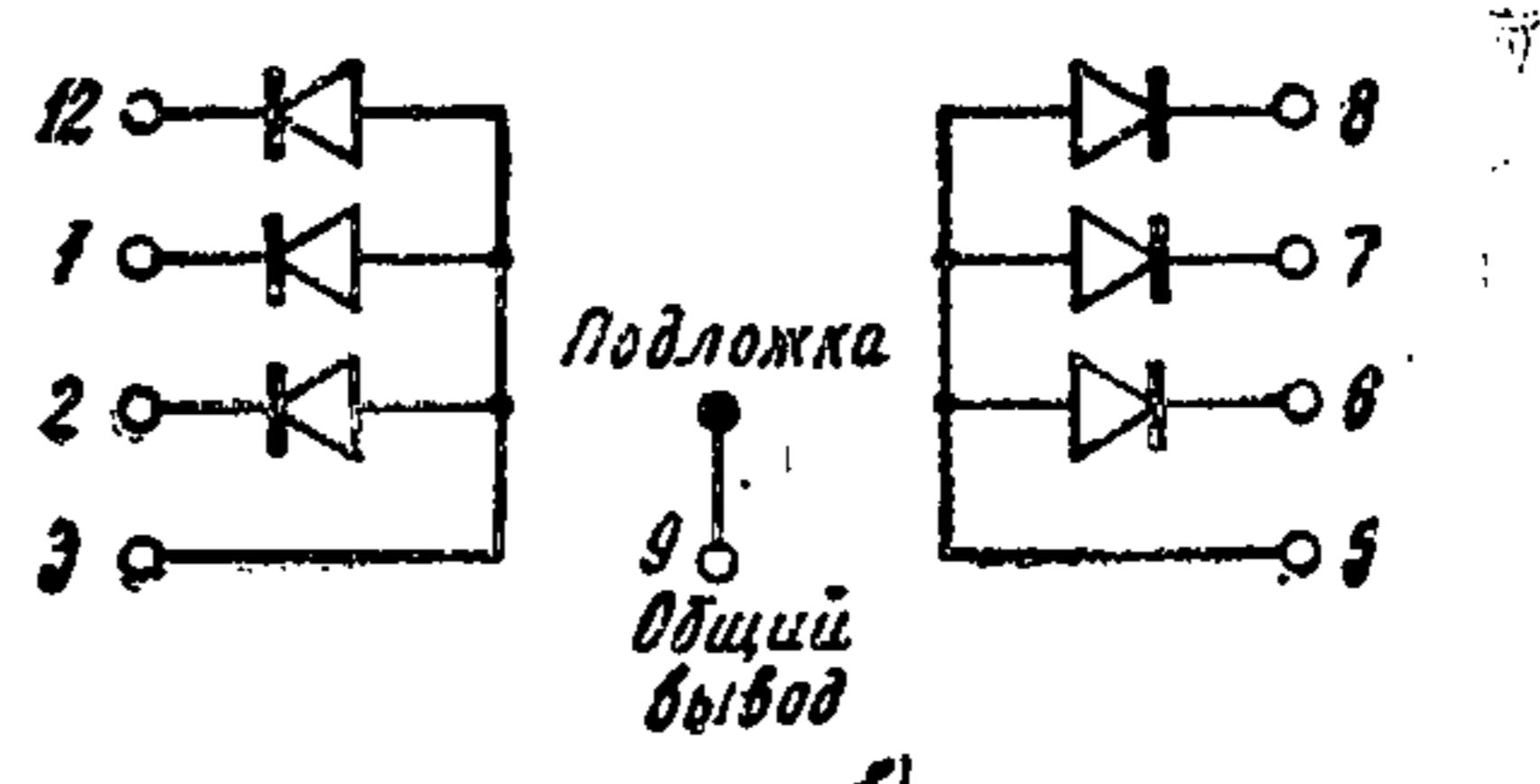
Логический элемент П2121, также выполняющий функцию И-НЕ для положительных сигналов, обладает повышенной нагрузочной способностью (допускается подключение к его выходу до 16 входов схем



а)



б)



в)

Рис. 2. Принципиальные электрические схемы и нумерация выводов элементов серии П21:

а — основной логический элемент; б — логический элемент повышенной нагрузочной способности; в — расширитель по входу И.

данной серии). Это обеспечивается как конфигурацией схемы, так и использованием более мощного выходного транзистора, имеющего меньшее, чем у транзистора, приведенного на рис. 1, сопротивление тела коллектора.

Элемент П2131 представляет собой две сборки по три диода с общей базой и предназначен для использования в качестве расширителя числа входов элементов П2113 и П2121.

Все элементы серии изготовлены на кристаллах размером  $1,0 \times 1,0$  мм, количество используемых компонентов на кристалле от 6 до 12. Столь малый размер кристалла схемы позволяет на пластине диаметром 25 мм обрабатывать сразу 360—400 схем. В настоящее время начинают использоваться эпитаксиальные пластины диаметром 35 мм, на которых размещаются 700—800 схем. Для разработки и выпуска на основе данной базовой технологии схем с большой степенью интеграции и более сложных функционально нет никаких принципиальных ограничений. В качестве эксперимента на этой технологии получены образцы двоичного счетчика, имеющего логические уровни 0,2 и 0,9 в и работающего на частотах до 10 Мгц. На основе этой технологии завершается разработка магистрального усилителя для работы на нагрузку 75 ом. Эта схема, содержащая на кристалле  $1,2 \times 1,2$  мм 20 компонентов, выполняет функцию И для положительных сигналов и дополнит серию схем П21. Кроме того, осваивается выпуск сдвоенного трехходового элемента И—НЕ (кристалл  $1,2 \times 1,2$  мм, 22 компонента). Изучается возможность выпуска в составе серии JK триггера и ждущего мультивибратора.

Кристаллы элементов серии, изготовленные по базовой технологии, можно разместить в корпусах различного типа. В настоящее время осуществляется выпуск схем в круглых двенадцативыводных корпусах типа Т0-5 (серия схем П21) и в плоских четырнадцативыводных металлокерамических корпусах (серия схем 21). Ведутся работы по подготовке производства для сборки в пластмассовые корпуса с 14 вертикальными выводами типа «DIP». В этих корпусах схемы будут иметь ограниченный диапазон рабочих температур  $-10 \div +70^\circ\text{C}$ .

При разработке схем и технологии их производства, а также при составлении ТУ на схемы проведен ряд мероприятий, направленных на обеспечение высокого качества и надежности выпускаемой продукции. Наиболее существенные из них следующие:

обеспечение большого запаса по основным электрическим характеристикам при расчете схем и компонентов;

установление максимально допустимых размеров компонентов и запасов на совмещение и растрравливание при проектировании топологии схем серии;

установление в контрольных картах технологического процесса жестких допусков на отдельные технологические операции;

введение при цеховом контроле и контроле ОТК проверки 100% схем по параметрам, сверх указанных в ТУ, а также отбраковка схем в цехе и ОТК по более жестким, чем в ТУ, нормам;

обязательная выдержка приборов в течение 10 сут после их изготовления и термоциклирование 100% схем (4 термоцикла от  $-60^\circ\text{C}$  до  $+125^\circ\text{C}$ );

разработка и реализация широкой программы испытаний, в которую кроме приемо-сдаточных входят периодические, конструктивные, контрольно-выборочные испытания, испытания на надежность, долговечность и сохраняемость.

В табл. 2 представлены основные эксплуатационные параметры элементов серии П21 в диапазоне температур  $-60 \div +125^\circ\text{C}$  при наихудшем сочетании питающих напряжений, тока и емкости нагрузки.

Таблица 2

Эксплуатационные параметры элементов П2113 и П2121 в диапазоне температур от  $-60^{\circ}\text{C}$  до  $+125^{\circ}\text{C}$  при наихудшем сочетании питающих напряжений, тока и емкости нагрузки

Параметр	Предельное значение	
	П2113	П2121
Количество объединений по входу	$\leq 6$	$\leq 6$
Количество объединений по выходу	$\leq 3^*$	—
Допустимая амплитуда статической помехи по входу без объединения выходов, в	0,4	0,3
Допустимая амплитуда статической помехи по входу с объединением выходов, в	0,3	—
Выходное напряжение закрытой схемы, в	$\geq 2,4$	$\geq 2,4$
Выходное напряжение открытой схемы, в	$\leq 0,3$	$\leq 0,4$
Входной ток закрытой схемы, мА	$\leq 1,5$	$\leq 1,5$
Входной ток открытой схемы, мКА	$\leq 5$	$\leq 5$
Максимальный ток нагрузки, мА	$\leq 6,0$ группа А $\leq 4,5$ группа Б $\leq 3,0$ группа В $\leq 1,5$ группа Г	24,0 группа А 18,0 группа Б
Время задержки включения схемы, нсек	$\leq 40^*$	$\leq 50^*$
Длительность фронта включения схемы, нсек	$\leq 50^*$	$\leq 50^*$
Время задержки выключения схемы, нсек	$\leq 80^*$	$\leq 80^*$
Длительность фронта выключения схемы, нсек	$\leq 250^*$	$\leq 120^*$
Мощность, потребляемая закрытой схемой от источников питания, мВт	$\leq 11$	$\leq 11$
Мощность, потребляемая открытой схемой от источников питания, мВт	$\leq 22$	$\leq 38$

\* Значение параметра может быть уточнено в сторону улучшения характеристик.

В связи с тем, что контроль 100% схем производится только при нормальной температуре, для того чтобы гарантировать соответствие схем параметрам табл. 2 в диапазоне температур при наихудшем сочетании питающих напряжений, тока и емкости нагрузки, разбраковка схем производится по завышенным нормам. Так, для приборов П2113А в табл. 2 указан допустимый ток нагрузки 6 мА, что соответствует 4 нагрузкам при наихудшем сочетании внешних условий, а отбраковка схем этой группы ведется при  $I = 13,1$  мА (при нормальной температуре это соответствует 10 типовым нагрузкам). Измерение схем в диапазоне температур при периодических испытаниях подтверждает достаточность установленных запасов для гарантии параметров табл. 2. Нормы на параметры при цеховой отбраковке, в свою очередь, завышены относительно сдаточных. Например, норма на входной ток при цеховых испытаниях установлена 1,3 мА вместо 1,5 мА при сдаточных. Для других параметров элемента П2113 соответствующие нормы приведены в табл. 3.

Таблица 3

Параметр	Норма отбраковки	
	цеховая	сдаточная
$U_{\text{вых}}, \text{ в}$	$> 2,6$ (при $U_{\text{вх}} = 1,2$ в)	2,5 (при $U_{\text{вх}} = 1,1$ в)
$I_{\text{вх}}, \text{ мка}$	$< 0,5$	1,5
$I_{\text{вых}}, \text{ мка}$	$\leq 5$	20
$t_3^-, \text{ нсек}$	$\leq 20$	40
$t_\phi^-, \text{ нсек}$	$\leq 30$	40
$t_3^+, \text{ нсек}$	$\leq 50$	80
$t_\phi^+, \text{ нсек}$	$\leq 180$	220

Измерение динамических параметров производится на высокопроизводительном измерителе временных параметров (ИВП-1) с цифровым отсчетом. На рис. 3 показаны эпюры напряжения и уровня отсчета при измерении временных параметров схем П2113 и П2121.

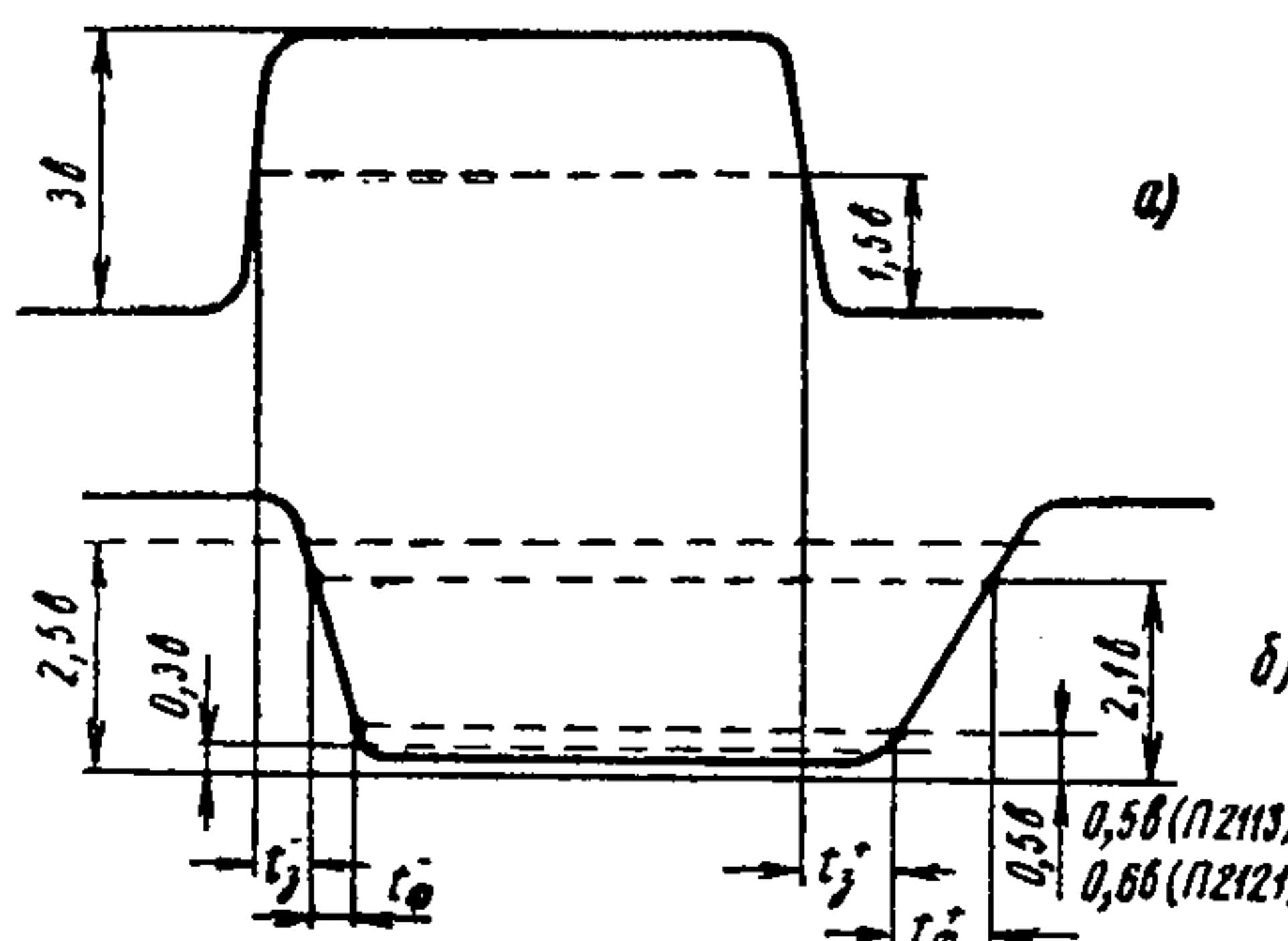


Рис. 3. Эпюры входного (а) и выходного (б) импульсов и уровни отсчета при измерении динамических параметров элементов П2113 и П2121. Длительность входного импульса  $> 300$  нсек, фронта  $< 10$  нсек.

Проводимые в соответствии с ТУ испытания схем подтверждают их высокую надежность. На основании изучения причин отказов разработана и осуществляется система технологических мероприятий, направленная на дальнейшее повышение надежности. Одновременно продолжаются работы по улучшению технических характеристик схем и повышению процента выхода годных схем.

Неуклонно снижается стоимость выпускаемых схем. Снижение стоимости комплектующих изделий, увеличение процента выхода годных схем, повышение производительности труда на основных технологических и измерительных операциях позволило установить следующие цены на схемы: П2113—6,75 руб; П2121—9,60 руб; П2131—5,75 руб. Стоимость схем для ограниченного диапазона рабочих температур еще меньше.

Для сравнения укажем, что стоимость схем П2113 в 1968 году была равна 12,3 руб. При освоении в производстве эпитаксиальных пластин диаметром 35 мм стоимость схем будет еще более снижена.

Приведенные данные позволяют утверждать, что задача создания серии логических схем широкого применения успешно решена.

*Статья поступила 24 марта 1969 г.*