

## МИКРОЭЛЕКТРОНИКА

УДК 621.382.82

К. А. ВАЛИЕВ, В. Я. КОНТАРЕВ, И. В. КОМОЛОВ,  
 В. Н. СТРУКОВ, С. И. НАЗАРОВ, А. И. КИРСАНОВ,  
 В. Г. НЕМУДРОВ, О. Л. КРАМАРЕНКО

**ИНТЕГРАЛЬНЫЕ ЛОГИЧЕСКИЕ МИКРОСХЕМЫ ВЫСОКОГО  
 БЫСТРОДЕЙСТВИЯ НА ПЕРЕКЛЮЧАТЕЛЯХ ТОКА  
 СЕРИИ 137**

Приведен состав и характеристики логических интегральных микросхем серии 137 с высоким быстродействием, работающих по принципу переключения тока. Рассмотрены зависимости основных параметров базового элемента серии от изменения питающего напряжения, температуры и нагрузки.

Интегральные микросхемы серии 137 представляют собой серию логических схем, выполненных на переключателях тока. Они предназначены для построения ЦВМ высокой производительности и систем автоматики повышенного быстродействия [1]. В табл. 1 приведены данные о микросхемах, входящих в состав серии с указанием наименования схем, типа, обозначения, цоколевки и следующих основных параметров:  $M$  — максимальный коэффициент объединения по входу;  $L$  — максимальный коэффициент объединения по выходу;  $N$  — максимальный коэффициент разветвления по выходу;  $P_n$  — типовое значение средней потребляемой мощности;  $t_3$  — типовое значение среднего времени задержки распространения сигнала.

Объединение микросхем по выходу (расширение по ИЛИ) осуществляется путем подключения к ИС сдвоенного трехходового расширителя (типа 1ЛП 371); по ИЛИ на выходе — путем соединения выходов ИС (эмиттерных повторителей) на одном нагрузочном резисторе.

Схема базового логического элемента (рис. 1) состоит из двух частей: переключателя тока (дифференциального усилителя) и эмиттерного повторителя. Эмиттерный повторитель обеспечивает согласование между выходными и входными уровнями схемы и высокую нагрузочную способность схемы, выполняя роль усилителя мощности выходного сигнала.

Помехозащищенность схемы (допустимая помеха) определяется для двух логических состояний.

Если на вход схемы действует логический «0», то допустимое напряжение помехи определяется как  $U_p^0 = U_{\text{пор}}^0 - U_{\text{вых max}}^0$ , где  $U_{\text{пор}}^0$  — пороговое напряжение, равное входному напряжению, при котором выходное напряжение схемы лежит еще в пределах допустимых значений напряжения логической «1» (для выхода ИЛИ—НЕ) и на-

Таблица 1

Схема	Тип схемы	Основные параметры					Обозначения и цоколевка
		M	L	N	P <sub>п</sub> , мВт	t <sub>з</sub> , нсек	
Трехходовый логический элемент ИЛИ — НЕ/ИЛИ с возможностью расширения по ИЛИ	1ЛБ371	9**	5	15	120	3,8	
	1ЛБ378	9**	5	15	50*	3,8	
	1ЛБ3719	9**	1	15	120	3,8	
Сдвоенный трехходовый логический элемент ИЛИ — НЕ/ИЛИ	1ЛБ372	3	5	15	140	3,8	
	1ЛБ379	3	1	15	140	3,8	
	1ЛБ3710	3	5	15	80*	3,8	
Трехходовый логический элемент ИЛИ — НЕ/ИЛИ с повышенной нагрузочной способностью	1ЛБ375	3	2	100	125	4,5	
	1ЛБ3716	3	2	100	55*	4,5	
Пятиходовый логический элемент ИЛИ — НЕ/ИЛИ	1ЛБ376	5	5	15	120	4,5	
	1ЛБ3717	5	1	15	120	4,5	
	1ЛБ3718	5	5	15	50*	4,5	
Полусумматор	1ИЛ371	2	2	15	180	4,5	
	1ИЛ373	2	2	15	110*	4,5	
Триггер R-S с повышенной нагрузочной способностью	1TP371	2	2	100	190	7,5	
	1TP373	2	2	100	120*	7,5	
Синхронный триггер „Д“ с повышенной нагрузочной способностью	1TP374	—	2	100	160	7,5	
	1TP375	—	2	100	90*	7,5	
Сдвоенный трехходовый расширитель по ИЛИ	1ЛП371	3	—	—	—	—	

\* Резисторы эмиттерных повторителей отсутствуют.

\*\* При подключении схемы типа 1ЛП371.

напряжения логического «0» (для выхода ИЛИ);  $U_{\text{вых max}}^0$  — максимально допустимое значение напряжения логического «0».

Если на вход действует напряжение логической «1», то  $U_{\text{вых}}^1 = U_{\text{вых min}}^1 - U_{\text{пор}}^1$ , где  $U_{\text{пор}}^1$  — пороговое напряжение, равное входному напряжению, при котором выходное напряжение схемы лежит еще в пределах допустимых значений напряжения логического «0» (для выхода ИЛИ-НЕ) и напряжения логической «1» (для выхода «ИЛИ»);  $U_{\text{вых min}}^1$  — минимально допустимое значение напряжения логической «1».

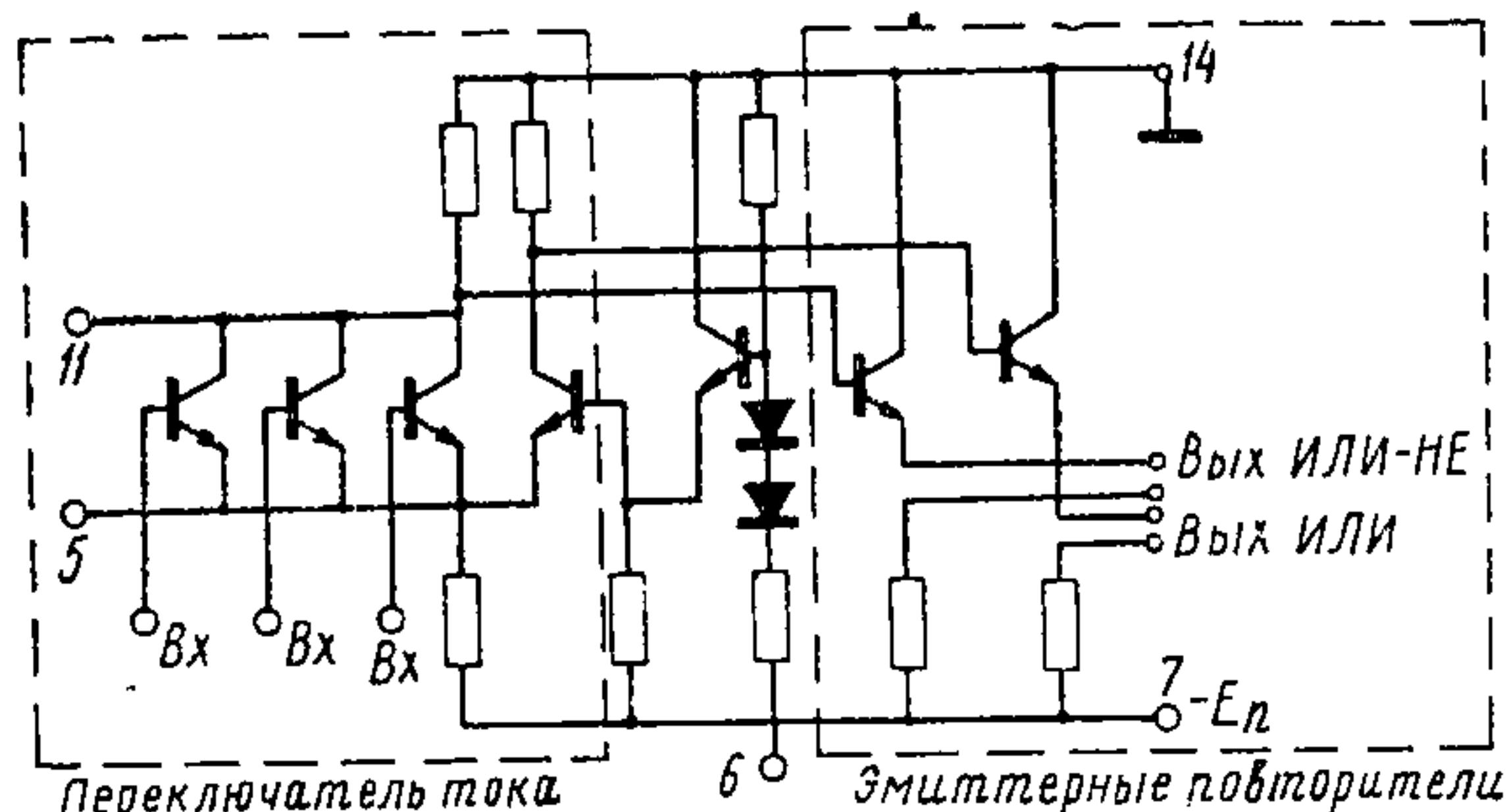


Рис. 1. Принципиальная электрическая схема базового логического элемента.

Микросхемы серии 137 имеют встроенный источник опорного напряжения, улучшающий температурную стабильность параметров ИС. Он обеспечивает слежение пороговых напряжений за уровнями выходных напряжений логических «0» и «1» в диапазоне температур, сохраняя тем самым постоянство помехозащищенности.

Для ИС серии 137 максимально допустимая величина помехи в диапазоне температур  $-10 \div +70^\circ\text{C}$  составляет:  $U_{\text{п}}^1 = 140 \text{ мв}$ ;  $U_{\text{п}}^0 = 180 \text{ мв}$ .

В микросхемах серии, работающих на согласованную нагрузку — линию связи с волновым сопротивлением  $Z_v = 50 \text{ ом}$  (1ЛБ375, 1ЛБ3716, 1ТР371, 1ТР373, 1ТР374, 1ТР375), предусмотрена развязка выходной цепи эмиттерных повторителей от схемы токового ключа и источника опорного напряжения путем использования в ИС раздельных шин для цепей «Земля» (выводы на корпусе 1 и 14). Дополнительный вывод 6 для источника питания микросхем позволяет при необходимости изменять опорное напряжение.

Исследование статических и динамических параметров ИС проводилось в диапазоне температур  $-10 \div +70^\circ\text{C}$ . На рис. 2 приведены типовые передаточные характеристики базового логического элемента при различных напряжениях питания  $E_{\text{п}}$ . Из рисунка видно, что нестабильность питающего напряжения  $E_{\text{п}}$  оказывает существенное влияние на выходное напряжение логического «0» ( $U_{\text{вых}}^0$ ). Выходное напряжение логической «1» ( $U_{\text{вых}}^1$ ) зависит от тока нагрузки.

Схема измерения динамических параметров микросхем приведена на рис. 3. Прямоугольный импульс подается одновременно на вход микросхемы и пробник двухлучевого стробоскопического осциллографа типа С1-39. Импульс с выхода микросхемы подается на второй канал осциллографа.

Для удобства отсчета временных параметров при измерении используются два отдельных источника питания (+1,2 и -3,8 в). Задержка измеряется на уровне напряжения, равном середине зоны логического перепада (уровень опорного напряжения  $U_{\text{оп}}$ ). При измере-

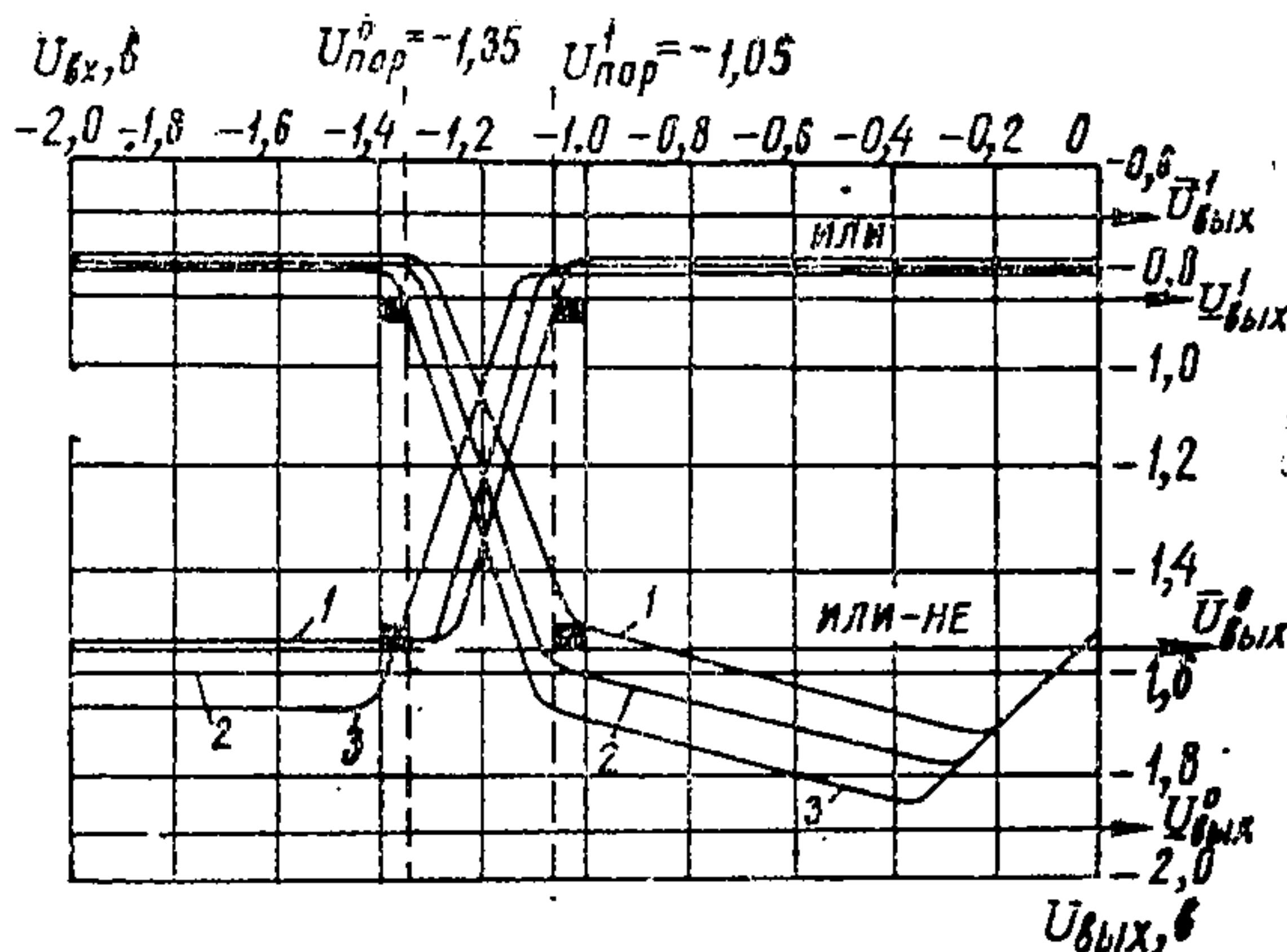


Рис. 2. Типовые передаточные характеристики  $U_{\text{вых}} = f(U_{\text{вх}})$  при  $E_{\Pi} = -4,75; -5; -5,25 \text{ в}$  (кривые 1—3).

нии длительности фронтов уровня отсчета выбирают равными:  $U_{\text{вых тах}}^0 + 0,1 \Delta U_{\text{тл}}$  и  $U_{\text{вых тл}}^1 - 0,1 \Delta U_{\text{тл}}$ , где  $\Delta U_{\text{тл}}$  — минимальный допустимый логический размах.

Параметры входного импульса:

Типовые значения динамических параметров  $t_3^{(10)}$ ,  $t_3^{(01)}$ ,  $t_\Phi^{(10)}$ ,  $t_\Phi^{(01)}$  в зависимости от изменения нагрузки  $C_n$  представлены на рис. 4. Так как коэффициент разветвления по выходу  $N=1$  эквивалентен емкостной нагрузке в  $5 \text{ p}\phi$ , то зависимость динамических параметров от  $N$  можно получить путем исследования этих параметров от изменения емкостной нагрузки  $C_n$ , кратной пяти.

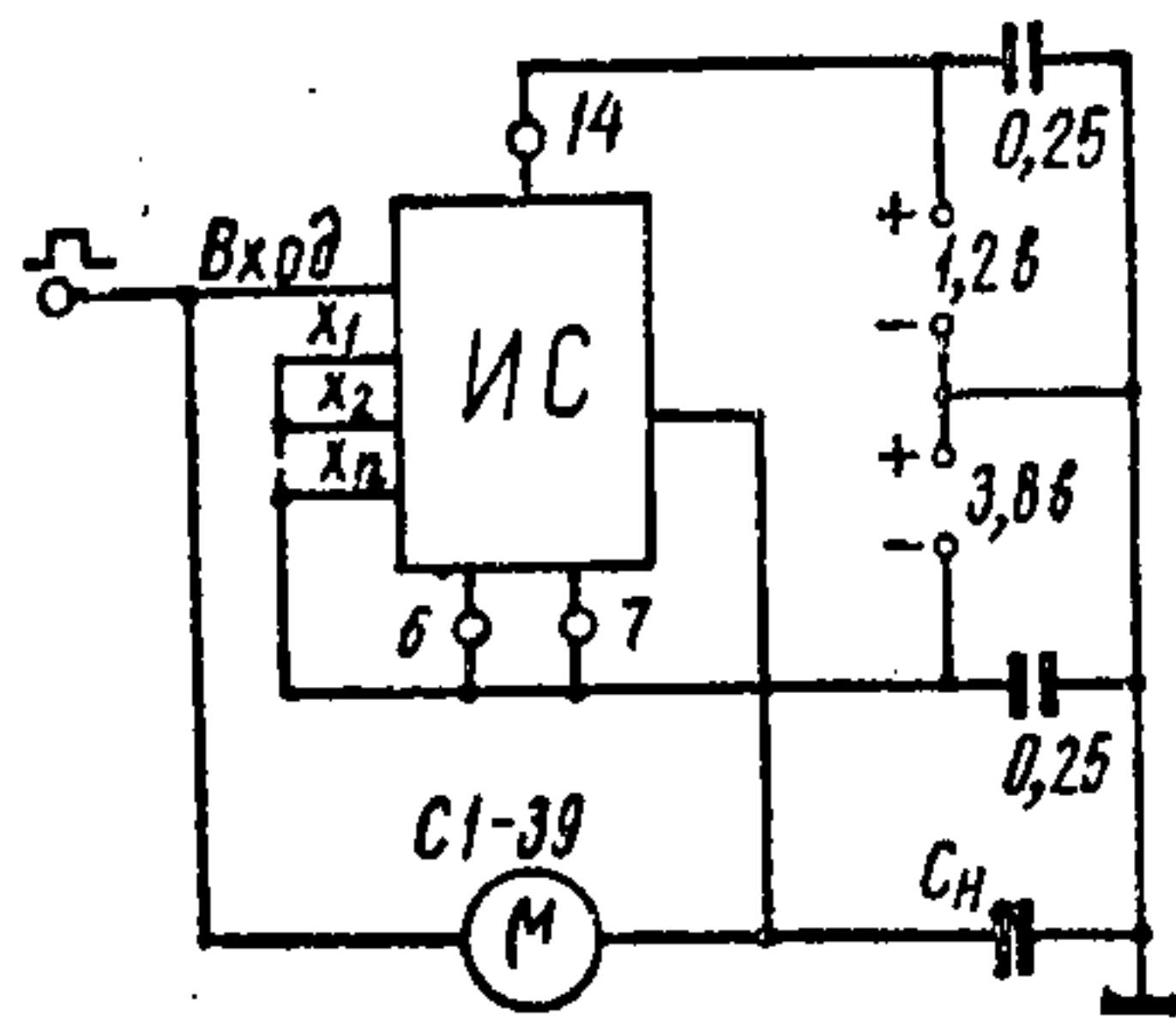


Рис. 3. Схема измерения динамических параметров микросхем.

$X_1, X_2, \dots, X_n$  — неиспользуемые выходы;  $C_u$  — емкостная нагрузка.

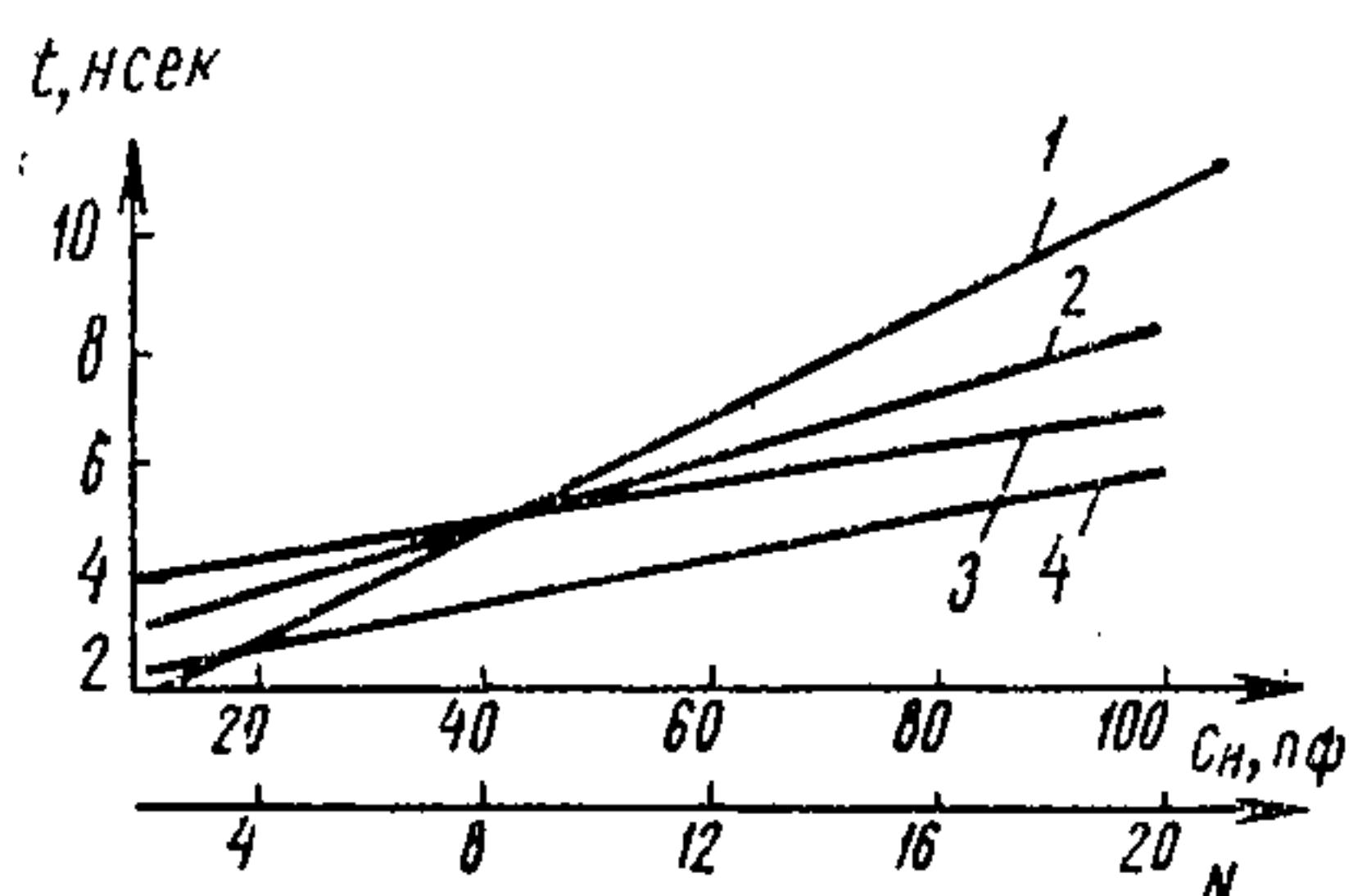


Рис. 4. Зависимость задержек и фронтов включения и выключения  $t_{\phi}^{(10)}$  (1),  $t_z^{10}$  (2),  $t_z^{(01)}$  (3),  $t_{\phi}^{01}$  (4) от изменения нагрузки  $C_n$ .

Основные параметры

Параметр	Тип								
	1ЛБ371	1ЛБ378	1ЛБ379	1ЛБ372	1ЛБ379	1ЛБ370	1ЛБ375	1ЛБ376	1ЛБ376
Ток потребления, $I_n$ , мА	31	13	31	40	40	22	35	18	31
Входной ток при логической «1» на входе, $I_{вх\ max}^1$ , мкА	160	160	160	160	160	160	160	160	160
Входной ток при логическом «0» на входе, $I_{вх\ max}^0$ , мкА	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5
Выходное напряжение логической «1», $U_{вых\ min}^1$ , в	-0,91	-0,91	-0,91	-0,91	-0,91	-0,91	-0,91	-0,91	-0,91
Выходное напряжение логического «0», $U_{вых\ max}^0$ , в	-1,53	-1,53	-1,49	-1,53	-1,49	-1,53	-1,53	-1,53	-1,53
Напряжение помехи для логической «1», $U_n^1$ , мВ	140	140	140	140	140	140	140	140	140
Напряжение помехи для логического «0», $U_n^0$ , мВ	180	180	140	180	140	180	180	180	180
Время задержки включения, $t_3^{(10)}$ , нсек	3,8	3,8	3,8	3,8	3,8	3,8	4,5	4,5	4,5
Время задержки выключения, $t_3^{(01)}$ , нсек	3,8	3,8	3,8	3,8	3,8	3,8	4,5	4,5	4,5

Примечание. При измерении  $v_{вых}^1 I_n = -20$  мА для схем с повышенной нагрузочной способностью и 2,4 мА для остальных типов схем.

В заключение необходимо отметить, что в настоящее время проводится подготовка к выпуску серии микросхем, аналогичной по составу и параметрам описанной. Они будут конструктивно оформлены в плоском металлокерамическом корпусе, с двухрядным расположением выводов типа 101 МС 14-1, принятого ранее для серии 130 интегральных схем типа ТТЛ [2].

Таблица 2

## метры микросхемы

схемы

1ЛБ3717	1ЛБ3718	1ИЛ371	1ИЛ373	1ТР371	1ТР373	1ТР374	1ТР375	1ЛП371	Условия измерений
31	13	42	28	53	35	50	35	—	$E_{\text{п}} = -5,0 \text{ в},$ $U_{\text{вх}} = -1,9 \text{ в}$
160	160	160	160	160	160	160	160	160	$E_{\text{п}} = -5,0 \text{ в},$ $U_{\text{вх}} = -0,7 \text{ в},$ $T = +20^{\circ}\text{C}$
0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	—	$E_{\text{п}} = -5,0 \text{ в},$ $U_{\text{вх}} = -1,9 \text{ в},$ $T = +20^{\circ}\text{C}$
-0,91	-0,91	-0,91	-0,91	-0,91	-0,91	-0,91	-0,91	—	$E_{\text{п}} = -5,0 \text{ в},$ $U_{\text{пор}} = -1,05 \text{ в},$ $-1,35 \text{ в},$ $T = +20^{\circ}\text{C}$
-1,49	-1,53	-1,53	-1,53	-1,53	-1,53	-1,53	-1,53	—	$E_{\text{п}} = -5,0 \text{ в},$ $U_{\text{пор}} = -1,05 \text{ в},$ $-1,35 \text{ в},$ $T = +20^{\circ}\text{C}$
140	140	140	140	140	140	140	140	—	$E_{\text{п}} = -5,0 \text{ в},$ $T = +20^{\circ}\text{C}$
140	180	180	180	180	180	180	180	—	$E_{\text{п}} = -5,0 \text{ в},$ $T = +20^{\circ}\text{C}$
4,5	4,5	4,5	4,5	6,0	6,0	8,0	8,0	—	$E_{\text{п}} = -5,0 \text{ в},$ $T = +20^{\circ}\text{C},$ $N = 1, C_H = 10 \text{ нФ}$
4,5	4,5	4,5	4,5	8,5	8,5	7,0	7,0	—	$E_{\text{п}} = -5,0 \text{ в},$ $T = +20^{\circ}\text{C},$ $N = 1, C_H = 10 \text{ нФ}$

## ЛИТЕРАТУРА

1. Валиев К. А. и др. Полупроводниковые логические интегральные схемы сверхвысокого быстродействия. «Электронная техника», сер. VI, Микроэлектроника, 1969, вып. 3 (18).

2. Валиев К. А. и др. Быстродействующие интегральные полупроводниковые схемы транзисторно-транзисторной логики серии 130. См. настоящий сборник, стр. 3.